KOREAN PATENT ABSTRACTS XII

(19) KOREAN INTELLECTUAL PROPERTY OFFICE

KOREAN PATENT ABSTRACTS

(11)Publication 1020020004823 A (43)Date of publication of application:

16.01.2002

(21)Application number: 1020010030388 (22)Date of filing: 31.05.2001

(30)Priority: 31.05.2000 1

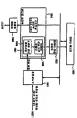
(71)Applicant: (72)Inventor: MATSUSHITA ELECTRIC INDUSTRIAL CO., LTD. MATSUO MASATOSHI MORIIWA TOSHIHIRO TOJIMA MASAYOSHI

(51)Int. Cl G09G 5/00

(54) DEVICE AND METHOD FOR OUTPUTTING IMAGE

(57) Abstract:

PURPOSE: A device and a method for outputting an image are provided to display an image data with periodically updating and also immediately updating by an absolute minimum data transfer. CONSTITUTION: A device for outputting an image includes a data memory(1002) for storing an image data, a video processing section(1004) for generating a display image data by image processing the image data, a data transform controller(1003) for control the data transform between the video processing section(1004) and the between the video processing section(1004) and the



data memory(1002), a frame memory(1005) for storing the display image data temporally and for outputting the data to an image display apparatus by a predetermined period and a system controller (1001) for control the overall system. The video processing section(1004) in the image output device includes a data transfer request control circuit(1007), a frame rate register(1008) for determining the data transfer request issuing period and a data transfer drequest issuing section(1009). When the frame rate register(1008) set an update flag, a data transfer request issued, regardless of the periodic transfer period set in the frame rate register(1008), thereby updating the display image data stored in the frame memory(1005).

copyright KIPO 2002

Legal Status

Por more registration information

(19) 대한민국특허청(KR) (12) 공개특허공보(A)

(51) . Int. Cl. 7 G09G 5/00

(11) 공개번호 특2002 - 0004823

(43) 공개일자 2002년01월16일

일본(JP)

(21) 출원번호 (22) 출원일자 10 - 2001 - 0030388

2001년05월31일

(30) 우선권주장

2000 - 163231 2000년05월31일

(71) 출원인

마츠시타 덴끼 산교 가부시키가이샤

일본 오오사카후 가도마시 오오아자 가도마 1006

(72) 발명자

도지마마사요시

일본후쿠오카케가스야군사사구리마치오나카421 - 2 - 303 모리이와도시히로

일본후쿠오카켄후쿠오카시하가타쿠구코우마에3 - 5 - 20 - 307 마츠 오마사트시

일본후쿠오카켄후쿠오카시사와라쿠쇼우다이3-1-10-806

(74) 대리인

김창세

심사청구 : 있음

(54) 화상 출력 장치 및 화상 출력 제어 방법

요약

본 발명의 목적은, 정기적으로 화상 데이터의 표시를 개신함과 동시에, 필요로하는 최소한의 데이터 전송 및 좌표에 표 시 화상을 갱신할 수 있는 화상 출력 장치를 제공하는 것이다.

본 발명에 의하면, 화상 출력 장치내의 비디오 처리부(104)에, 테이터 전송 요구 발행 주기를 결정하는 프레임 레이트 레지스터(108)와. 데이터 전송 요구 발행부(109)를 포함하고, 데이터 전송 요구 제어 회로(107)를 구비하며, 프레임 레이트 레지스터(108)에 갱신 플래그가 설정되면, 프레임 레이트 레지스터(108)에 설정된 정기적인 전송 주기에 관계 없이 데이터 전송 요구를 발행하고, 프레임 메모리(106)에 저장되어 있는 표시 화상 데이터를 갱신하도록 하였다.

대표도

두 1

명세서

도면의 간단한 석명

도 1은 실시에 1에 따른 화상 출력 장치의 구성을 도시하는 블록도.

도 2는 실시예 2에 따른 화상 출력 장치의 구성을 도시하는 블록도,

도 3은 프레임 레이트 레지스터의 구성의 일례를 도시하는 도면,

도 4는 화상 출력 프레임 주기와 갱신 플래그의 관계를 나타내는 도면,

도 5는 LCD의 수평 동기 신호와 데이터 전송 타이밍의 관계를 도시하는 도면,

도 6은 실시예 3에 따른 화상 출력 장치의 구성을 도시하는 블록도,

도 7은 LCD의 수평 동기 신호와 데이터 전송 타이밍의 관계를 나타내는 도면.

도 8은 실시예 4에 따른 화상 출력 장치의 구성을 도시하는 블록도,

도 9는 실시예 5에 따른 화상 출력 장치의 구성을 도시하는 블록도.

도 10은 프레잌 레이트 레지스터의 구성의 잌례를 도시하는 도면

도 11은 실시예 6에 따른 화상 출력 장치의 구성을 도시하는 블록도.

도 12는 실시예 7에 따른 화상 출력 장치의 구성을 도시하는 블록도,

도 13은 실시예 8에 따른 화상 출력 장치의 구성을 도시하는 블록도,

도 14는 LCD의 수평 동기 신호와 데이터 전송 타이밍의 관계를 나타내는 도면,

도 15는 중래의 전자 묘화(描畵) 장치의 구성을 도시하는 도면,

도 16은 종래의 화상 출력 장치의 일례를 도시하는 도면,

도 17은 종래의 화상 송신 장치의 구성을 도시하는 도면,

도 18은 종래의 화상 수신 장치의 구성을 도시하는 도면.

도면의 주요 부분에 대한 부호의 설명

104 : 비디오 처리부

106 : 프레임 메모리

107 : 데이터 전송 요구 제어 회로

108 : 프레임 레이트 레지스터

109 · 데이터 전송 8구 박행부

발명의 상세한 설명

박명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 화상 출력 장치 및 화상 출력 제어 방법에 관한 것이다.

최근, 애정 표시 장치를 사용한 휴대 단말이 증가하여, 화상 표시의 중요성이 높아지면서 저소비 전력화가 중요한 과제 로 되어 있다. 애정 장치는 통상 높은 표시 리프레쉬 레이트가 요구되어, 60Hz의 제신이 필요하다. 그러나, 화상 생성 은 30Hz 이하로 빵하여지기 때문에, 그 레이트의 차이를 프레임 버피를 구비하는 등으로 해결하고 있다.

이러한 프레임 버피를 갖는 전자 묘화 장치로서, 일본 특허 공개 평성 제07 - 77958호 공보가 개시되어 있고, 도 15를 이용하여 설명하다.

도 15는 전자 묘화 장치(1)의 구성을 나타내는 블럭도이다.

도 15이 있어서, 데이터 공급부(10)는 도형 요소 데이터로부터 중간 데이터를 생성하는 중간 데이터 생성부(11)와, 즉 한 데이터 생성부(11)와, 즉 한 데이터 생성부(11)와, 즉 한 데이터를 생성하는 상점 데이터 에서부(12)에 전성된 중간 데이터를 보려 상형 테이터로 생성하는 상점 데이터 해서 생성부(12)로 구비하여, 도형 요소 데이터를 시각화 강치의 주사순의 모트 데이터열인 상형 데이터로 변환해서 출력 선택부(30)로 위한 문학 생형 데이터인 제 보내 전에 비이터가 자장된다. 세에부(50)로부터의 FW에 제에 선호의 업체에 의해, 1모데일 분량의 상형 데이터를 기록하는 기록 모드 및 저장하고 있는 1모데일 분량의 상형 테이터를 포독하는 환독 모드 중 어느 하나의 모드를 설정한다. 출력 선택부(30)는 데이터 공급부(10)로부터 공급된 제 1 내부 상형 데이터, 프레임 메모리(20)(21)로부터 공급된 제 3 내부 상형 데이터를 및 중합 제어부(60)로부터 공급된 제 4 내부 상형 데이터중 으는 하나를 선택한다. 테이터 표시부(40)는 즐릭 선택부(60)로부터 공급된 출력 상형 데이터를 표시한다. 제어부(50)는 장치 전체를 제어한다. 중합 제어부(60)는 복구 프레일 분의 상형 데이터를 표시한다. 제어부(50)는 장치 전체를 제어한다. 중합 제어부(60)는 복구 프레일 분의 상형 데이터를 출작적으로 함류시킨다.

상술한 바와 같이 구성된 전자 묘화 장치(1)의 동작에 대하여 설명한다.

테이터 표시부 (40)에 공급되는 출력 상형 테이터의 시계열(時系列)상의 위치를 지정하기 위한 유닛 타이밍 신호가 제 어부(50)에 입력되면, 제어부(50)는 테이터 공급부(10) 동의 내부 처리를 위한 국부 타이밍 신호를 생성하지만, 이것 은 유닛 타이밍 신호 혹은 그 유닛 타이밍 신호의 위상을 조정하는 것을 기본으로 하고, 또한 로컬 타이밍 신호와는 비 동기로 계어할 필요가 있는 도형 요소 테이터의 공급을 제어하는 신호가 부가된다.

또한, 제이부(50)는 1프레일 중 하나의 묘화 구간을 지정하는 묘화 구간 지정 신호를 생성하여, 중간 테이터 생성부(11)로 출력한다. 중간 데이터 생성부(11)는 업력된 도행 요소 테이터를 참조하고, 지정의 묘화 구간에 존재하는 패턴 경계선과 묘화선 사이의 교점 좌표를 상행 테이터 생성부(12)로 출력하며, 상형 테이터 생성부(12)는 제 1 내부 상형 테이터를 생성한다.

제 1 내부 상형 데이터는 출력 선택부(30)와 중합 제어부(60)에 입력된다. 중합 제어부(60)는 공급된 제 1 내부 상형 데이터와, 프레임 메모리(20),(21)로부터 공급된 제 3 내부 상형 데이터를 중합(합성)하여, 제 4 내부 상형 데이터로 서 솔릭 선택부(30)에 솔릭한다.

출력 선택부(30)는 제 1 내부 상형 테이티와 제 4 내부 상형 테이티 중 어는 한쪽의 테이티를 선택하여, 테이터 표시부 (40), 프레인 메모리(20), (21), 또는 테이티 표시부(40) 및 프레인 메모리(20), (21)로 울려한다. 또, 어선때 쉬리 는 제어부(50)로부터 공급되는 출력 제어 신호에 근거하여 행해지고, 출력 선택부(30)로부터 테이터 표시부(40)에 공 급되는 상형 테이터를 출력 상형 테이터라고 부르며, 출력 선택부(30)로부터 프레인 메모리(20), (21)에 공급되는 상 형 테이터를 제 2 내부 상형 테이터라고 부른다. 또한, 프레인 메모리(20), (21)는 본 종대에서는 2개이지만, 그 이 상이더라도 좋다.

데이터 표시부(40)는 출력 상형 데이터가 공급되면 데이터 표시를 하고, 프레임 메모리(20),(21)는 제 2 상형 데이터 가 공급되면 제 3 내부 상형 데이터로서 출력 선택부(30)와 중합 제어부(60)로 출력한다.

또한, 제 1 내부 상형 데이터가 데이터 표시부(40)에 실시간으로 출력할 수 없는 경우, 즉, 프레임 레이트가 낮은 경우 에는, 데이터 공급부(10)로부터의 제 1 내부 상형 데이터가 프레임 메모리(20),(21)에 공급되고, 제어부(50)는 프레 임 메모리(20),(21) 중 어느 한쪽으로부터 출력된 제 3 내부 상형 데이터가 데이터 표시부(40)에 공급되도록 출력 선 백부(30)를 제어한다.

한편, 건차 정보 통신 학회 기술 연구 보고Vol. 100 No.4.2 「집적 최로」에서는, 「MPEG - 4 코텍 LSI에서의 DMA 제어부의 개발」에 있어서, 단일 DRAM으로부터 데이터를 출력하는 아키텍처가 게시되고, 또한,Proc of CICC'99, pp6 9-72, May 1999, "A MPEG4 Programmable Codec DSP with an Embedded Pre/Post-processing Engine"에서는 LSI의 소비 권력이 개시되어 있다. 이들에 의하면, 화상 크기 CIF (352×288)를 15Hz로 코렉할 때, VIF와 판련된 데이터 건송량이 전체의 41% 이상을 차지하고 있고, DMA 버스의 가동을 및 VIF의 가동윤이 높게 나타나 있고, 이하에, 도 16을 이용하여 설명한다.

도 16은 MPEG - 4 코덱 LSI의 구성을 나타내는 불력도이며, LSI는 프로세서(161)와, 비디오 입출력 인터페이스(164)와, 초스트 인터페이스(160)와, DMA 컨트롤러(163)로 이루어지고, SDRAM(162)에 저장된 화상 데이터는 NTS C 포맷의 화상에 맞춰, 매초 60 필드의 화상 데이터를 VIF(164)를 경유하여, NTSC 인코더(DAC)(166)로 출력한다.이 때의 소비 전력은 SDRAM(162)을 제외한 침 전체에서 약 640페이다.

또한, 일본 특히 공개 평성 9 - 93578호 공보에는, 부호화 또는 복호화하는 화상의 해상도를 용이하게 변환할 수 있는 화상 송신 장치 및 화상 수신 장치가 개시되어 있다. 이 중에서, 화상 송신 장치에서는 프레임 레이트 설정 레지스터가 개시되고, 화상 수신 장치에서는 프레임 메모리의 기록 제어 및 판독 제어에 관한 기술이 개시되어 있으며, 도 17 및 도 18을 이용하여 설명한다.

도 17에 도시된 화상 송신 장치에 있어서, 비디오 신호를 A/D 컨버터(19)로 디지탈화하여, 프레일마다 스위치를 전환 하여 화상 프레임 메모리(22),(23)에 입력한다. 판독/기록 제어 수단(21)은 CCIR(601) 레벨의 화상을 분할한 QCIF 화상의 신호 처리 시간으로부터, 목표 프레임 레이트 설정 수단(26)에서 자시된 프레임 레이트로 저장되도록 화소의 생플링 방법을 결정한다. 즉 여기서, 입력 화상으로부터 해상도를 낮추기,위해서, 샘플링 위치가 다른 복수의 QCIF 화 상으로 CCIR(601)로부터 다운 샘플링한다. 그리고 판독 어드레스를 화상 프레임 메모리(22),(23)에 부여한다. QCI F 부호화 수단(25)은 QCIF 레벨의 화상을 DCT 변환 및 양자화에 의해 부호화하여, QCIF의 번호와 동시에 통신망(2 8)을 거쳐서 수신 장치엔 건송한다.

도 18에 도시된 화상 수신 장치에 있어서, 복호화 수단(31)으로 복호화한 비디오 신호는 화상 프레임 메모리(34) 또는 화상 프레임 메모리(35)에 기록하는, 이는 속에 기록하는, 판류가기록 제수 수단(33)이 선택한다. 이것은 관득파기목이 등시 내 같은 데로 에로네 액센스되지 않도록 하기 위함이며, 스위치(32)와 스위치(36)을 역위상으로 교대로 전환한다. QCIF 4호화 수단(31)은 1프레임을 구성하는 최후 변호의 QCIF(4강 분함로 구성된 경우에는 QCIF3, 16강 분 받로 구성된 경우에는 QCIF15)의 복호화를 마친 것을 검출하여, 판독/기록 제어 수단(33)에 통지한다. 즉, 스위치(3 2) 및 스위치(36)의 전환을 지시한다. 판독/기록 제어 수단(33)은 1프레임을 구성하는 모든 QCIF의 복호화 처리가 종료되었다고 QCIF 복호화 수단(31)으로부터 통지되면, 화상 프레임 메모리(34) 또는 화상 프레임 메모리(35)로부터 비디오 시상의 판독을 게시하여 CCIF(66)의 항상을 제구성한다.

발명이 이루고자 하는 기술적 과제

그러나, 상기 중래의 전자 묘화 장치에서는, 화상을 합성할 때에 일단 프레임 메모리에 확상을 저장해 두고, 다음에 전 송되어 오는 프레임 테이터화 합성하고 나서 화상 표시 장치로 총택하기 때문에, 합성 화상을 표시할 때까지, 적어도 1 프레임 북량의 지역이 필요하다지 하는 무례가 안하다

또한, 생성되는 화상의 프레임 레이트가, 테이터 표시부의 표시 레이트보다 낮은 경우에, 표시 화상을 바로 개신하고 싶은 경우에도 갱신 수단이 없고, 또한, 프레임 메모리가 2 개이며 교대로 출력하기 때문에, 1프레임 분량의 지언이 반드 시 방생하다.

또한, 바로 갱신하고 싶은 화상이, 프레임 레이트가 다른 2개의 합성 화상인 경우에도, 바로 합성 화상을 반영시킬 수 없었다.

또한, 프레일 메모리가 반드시 2개 필요하여, 최로 규모를 중대시키는 원인이 되며, 더욱이 일단 저장한 데이터를 합성 하기 위해서 프레일 메모리로부터 다시 판독할 필요가 있어, 테이터 전송회수를 증가시켜 소비 전력의 증가도 초래하고 임업다.

한편, 검사 정보 통신 학회 기술 연구 보고Vol. 100 No.42 「집적 회로」에서는 「MPEG - 4 코백 LSI에서의 DMA 전 트롤러부의 개발, 및Proc of CICC '99, pp69 - 72, May 1999, "A MPEG4 Programmable Codec DSP with an E mbedded Pre/Post_processing Engine" 에서는DMA 버스 및, VIF의 가동율이 상송하면, 로리 및 메모리의 소비 전 혁이 증가하는 원인이 되어 바면다. 이것은, 단일 메모리로부터 NTSC 화상을 예요 60 필드 출력에야 하기 때문에, 메 모리에 대한 에세스나 모리 (0요1c)의 가동율이 증가되는 것이 원인으로서 생각된다.

일본 특허 공개 평성 제9-93578호에서는, 송신 장치에서의 프데일 레이트 래지스터가 존재하지만, 수신 장치에 있어 서는 복호 중료 통지만을 구비하고 있고, 일정 주기로 프레임 데이터를 포시하면서 어떤 때는 그 주기와는 비동기로 화 상 포시를 하는 방법과 그 것을 위한: 데이터 전송 제어에 관한 기술이 게시되어 있지 않다.

또한, 북호 화상에 대하여, 화상의 확대, 축소 및 노이즈 제거 등의 각종 비디오 처리를 하는 비디오 처리를 행하고 싶은 경우, 신력기와 DA 컨버터의 사이에 삽입해야 할 필요 등이 있어, 비디오 처리부가 매 출력 프레일 동작하게 되어 버린다. 이것은 소비 전력의 증가를 초래하다.

또한, 비디오 처리부가 데이터 전송을 위한 스케즐링을 갖추고 있지 않는 경우, 테이터 전송 요구의 발행을 1 곳에서 실 장보고 싶은 경우, 또한, 화상 표시 장치에 의해서 되시 스케줄이 변하는 경우, 하드웨어에 의해서 결정된 타이밍에서 데이터 전송이 요구되면, 여러 가지 기기에 유연하게 대용한 수 없다.

또한, 프레임 메모리를 2 개 갖고 스위치를 전환하는 구성을 취하면, 동화상과 그래픽스라는 복수의 화상을 처리하고 싶은 경우에, 프레임 메모리가 4개 필요하게 되어 회로 규모를 증대시켜 버린다.

본 발명은 이러한 문제점을 해소하기 위한 것으로, 필요로 하는 최소한의 데이터 전송으로 바로 표시 화면을 갱신할 수 있는 화상 출력 장치 및 화상 출력 제어 방법을 제공하는 것을 목적으로 한다.

본 발명의 상기 및 그 밖의 목적, 특징, 국면 및 이익 등은 첨부 도면을 참조하여 설명하는 이하의 상세한 실시에로부터 더욱 명백해질 것이다.

발명의 구성 및 작용

상기 파계를 해결하기 위해서, 본 발명의 제 1 특정에 따른 화상 출력 장치에서는, 화상 테이터를 저장하는 테이터 메모 다 리와, 상기 화상 테이터에 대하여 화상 처리하여 표시 화상 테이터를 생성하는 비디오 처리부와, 상기 테이터 메모리와 상기 비디오 처리부 사이의 테이터 건송을 제어하는 테이터 전송 제어부와, 상기 표시 화상 테이터를 인시적으로 저장 하여 일정 주기로 화상 표시 장치로 훈력하는 총력 테이터 저장부와, 장치 전체를 제어하는 시스템 제어나를 구비한 화 성 총력 장치에 있어서, 상기 시스템 제어부가 상기 출력 테이터 저장부의 제장되어 있는 찾기 표시 화상 대이를 개신 하기 위한 갱신 지시를 한 경우에만, 일정 데이터 단위로 상기 데이터 전송을 실행하도록 데이터 전송 요구를 발행하는 데이터 저속 요구 제어 최근록 갖춘 것은 특징으로 하는 것이다

이것에 의해, 프레임 갱신 레지스터에 갱신 플래그가 세트된 경우에만, 테이터 건송이 행하여지기 때문에, 필요로 하는 최소한의 테이터 갱신이 행하여지게 되어 불필요한 건송이 생략되고, 그 결과 소비 견력을 저감할 수 있고, 또한 갱신 플래그를 설정하는 것에 의해 자동적으로 즉시 테이터 전송을 개시할 수 있기 때문에 중래와 같이 시스템 제이부에 의 한 복잡한 제어가 필요없게 되며, 또한, 건연없이 바로 화상 테이터를 갱신할 수 있다.

본 발명의 제 2 특정에 따른 화상 출터 장치에서는, 제 1 특정에 따른 화상 출터 장치에 있어서, 상기 데이터 전송 요구를 발행하는 테이터 전송 요구를 발행하는 테이터 전송 요구 발행부와, 상기 데이터 전송 요구의 발행 주기를 결정하는 프레임 레이트 레지스터를 구비하되, 상기 테이터 전송 요구 발행부는 상기 시스템 제어부에 의해 상기 프레임 레이트 레지스터에 갱신 플래그가 설정된 경우, 상기 프레임 레이트 레지스터에 설정된 상기 발행 주기에 된 제 없이 상기 테이터 전송 요구의 발행 개시 판단 타이밍에서, 바로 상기 데이터 전송 요구의 발행을 개시하는 것을 특정으로 하는 것이다.

이것에 의해, 정기적인 데이터 전송 요구를 발행하는 주기를 유지한 채로, 불규칙한 데이터 전송 요구를 바로 발행할 수 있다

본 발명의 제 3 특징에 다른 화상 출력 장치에서는, 제 2 특징에 따른 화상 출력 장치에 있어서, 상기 프레임 레이트 렌 지스터는 상기 레이터 전송 요구의 발행 게시 판단 타이밍마다 카운트하는 카운터를 구비하되, 최상위 비트가 장신 대그를 나타내는 비트어대, 최상위 비트를 제외하는 하위 비트가 상기 발행 주기를 결정하는 것으로서, 상기 갱신 플래 그가 유효한 경우 상기 카운터는 리세트되어 다음 테이터 전송 요구의 발행 계시 판단 타이밍에서 상기 갱신 플래그는 무효인 값으로 리세트되고, 또한 상기 카운터는 계차 상기 최상위 비트를 제외하고 하위 비트에 의해서 결정된 상기 발 행 주기를 카운트하는 정을 특징으로 하는 것이다.

이것에 의해, 프레임 레이트 레지스터 및 카운터의 설정을 자동화할 수 있어, 전송 주기 및 전송을 용이하게 설정할 수 있어. 채설정할 필요가 없게 된다.

본 발명의 제 4 특징에 따른 화상 출력 자치에서는, 제 3 특징에 따른 화상 출력 장치에 있어서, 상기 프랙인 레이트 레 지스터는 상기 화상 표시 장치토의 화상 출력 주기 중 어린 프레임에서 레이터 건송 요구를 발행하는지를 나타내는 전 총 주기를 결정하고, 상기 태이터 전송 요구 발행부는 동화상 테이터의 전송을 유효로 함지 여부를 결정하는 동화상 전 송 레지스터와, 그래픽스 테이터의 전송을 유효로 함지 여부를 결정하는 그래픽스 전송 레지스터를 꾸비하여, 상기 시 스템 제어부가 상기 프레임 레이트 폐리스터에 갱신 플레그를 설정한 경우, 상기 동화상 레지스터 또는 상기 그래픽스 레지스터가 유효한 경우에만, 각각 대용하는 것기 테이터 전송 요구를 반행하는 것을 특징으로 하는 것이다.

이것에 의해, 표시 화상을 즉시 갱신할 수 있어, 사용자의 조작과 테이터 표시하기까지의 지언이 줄어들어 위화감이 없는 영상을 제공할 수 있고, 또한, 불필요한 동화상 테이터를 전송하지 않기 때문에 테이터 전송을 하지 않는 경우의 소 비 전형을 작각한 수 있다.

본 발명의 제 5 특징에 따른 화상 출력 장치에서는, 제 4 특정에 따른 화상 출력 장치에 있어서, 상기 데이터 전송 요구 발행부는 상기 데이터 전송이 유효한 프레임에서는 상기 화상 표시 장치로의 화상 출력 주기 신호 중 수평 동기 신호의 타이밍에서 라인마다 데이터 검송 요구를 발행하는 것을 특정으로 하는 것이다. 이것에 의해, 데이터 전송 요구의 발행 개시 타이밍을 특별한 타이밍 발생기를 필요로 하지 않고서 용이하게 제어할 수 있고, 갱기적인 전송 주기로 데이터 전송의 발행 요구를 제어할 수 있다. 이것은, 하드웨어에서의 전송 요구 발행의 실 현용 옥이하게 하는 것이다

본 발명의 제 6 특정에 따른 화상 출력 장치에서는, 제 5 특정에 따른 화상 출력 장치에 있어서, 상기 테이터 건송 요구 발행부는 상기 프레임 레이트 레지스터에 개신 플래그가 설정된 경우, 상기 화상 표시 장치로의 화상 출력 주기 신호 중 다음 수리 동기 신호 타이밍에서 갱신 플래그가 유효인 것을 판단하고, 상기 프레임을 천송하기 위한 테이터 전송 요구 를 발행하는 것을 특징으로 하는 것이다.

이것에 의해, 프레임 단위로 데이터 전송 요구의 발행을 판단할 수 있게 되어, 시스템 제어를 용이하고 또한 정확하게 제어할 수 있어. 그 경과 화상의 흐트러짐 등의 발생을 억제한다.

본 반명의 제 7 독장에 따른 화상 출력 장치에서는, 화상 테이터를 제공하는 데이터 메모리와, 상기 화상 테이터에 대하여 화상 처리를 하여, 표시 화상 테이터를 생성하는 비디오 처리부와, 상기 테이터 메모리와 상기 비디오 처리부 사이의 데이터 전송 제어하는 테이터 전송 제어부와, 상기 표시 화상 데이터를 입시적으로 자장하여, 일정 주기로 화상 표시 장치로 출력하는 출력 테이터 저장부와, 장치 전체를 제어하는 시스템 제어부를 구비한 화상 출력 장치에 있어서, 상기 화상 표시 장치로의 화상 출력 구시 전호에 따라서 열정 간격으로 인터템트 신호를 상기 시스템 제어부에 대하여 출력하는 일정 주기 인터템트 발생부를 구비하고, 상기 시스템 제어부는 성기 인터템트 보호의 입력에 의해 상기 데이터 전송 행할지의 여부를 판단하고, 건송해야 할 인터템트 타이밍이라고 판단한 경우, 상기 테이터 전송을 하기 위한 테이터 전송으로 구를 상기 베이터 전송으로 자전으로 하는 것이다.

이것에 의해, 시스템 제어부에 의해, 개발의 어떠한 국면에 있어서도, 전송 패턴을 변경할 수 있고, 특히, 시스템 완성 후에도 병경한 수 있기 때문에 자유롭게 프로그래밍할 수 있어 갱신 패턴의 자유도가 증가한다.

본 발명의 제 8 특징에 따른 화산 출력 장치에서는, 제 7 특징에 따른 화산 출력 장치에 있어서, 상기 시스템 제어부는 상기 데이터 메모리에 저장되어 있는 동화상 데이터를 전송하기 위한 동화상 전송 요구 및 상기 데이터 메모리에 저장 되어 있는 「래픽스 테이터를 저송하기 위한 그래픽스 저송 요구 작각을 발행하는 것을 특징으로 하는 것이다.

이것에 의해 통한상 데이터와 그래픽스 데이터를 개별적으로 전송 제어함 수 있어. 소비 전력을 저감할 수 있다.

본 발명의 제 9 특징에 따른 화상 출력 장치에서는, 제 1 특정에 따른 화상 출력 장치에 있어서, 상기 비디오 처리부는 상기 테이터 메모리로부터 전송된 통화상 테이터에 대하여 스케일링 처리를 실시하고 표시 통화상 테이터를 생성하는 스케일링 처리부와, 상기 데이터 메모리로부터 전송된 그래픽스 데이터에 대하여 그래픽스 생성 처리를 실시하고 표시 그래픽스 화상 테이터를 생성하는 그래픽스 생성 처리부를 구비하고, 상기 표시 통화상 테이터와 상기 표시 그래픽스 화상 테이터를 반성하여 슬리하는 것을 독원으로 하는 것이다.

이것에 의해, 동화상 데이터와 그래픽스 데이터의 처리를 개별적으로 제어할 수 있다.

본 발명의 제 10 특징에 따른 화상 출력 장치에서는, 제 9 특징에 따른 화상 출력 장치에 있어서, 상기 출력 테이터 저 장부는 상기 비디오 처리부의 출력 테이터의 1 라인 분량을 입시적으로 저장하는 라인 버피와, 그 라인 버피의 출력 테 이터 1 프레임 분량을 자장하는 프레임 메모리로 이루어지는 것을 특정으로 하는 것이다.

이것에 의해, 프레임 메모리로의 표시 화상 테이터의 기록 타이밍의 제이가 용이하게 되고, 또한 하나의 프레임 메모리 로 화상의 합성 및 표시를 실현한 수 있으며, 또한, 프레임 단위로 프레임 메모리에 저장하기 때문에, 화상의 흐트러짐 도 박생하고 맛이 또 당한 전을 회로로 화상 표시를 실현할 수 있다. 본 발명의 제 11 독정에 따른 화상 출력 장치에서는, 제 9 독정에 따른 화상 출력 장치에 있어서, 성기 출력 테이터 저 장부는 상기 비디오 처리부의 출력 테이터 I 프레일 분량을 저장하여, 그 저장한 테이터를 1 라인 단위로 순자 출력하 는 프레임 메모리와, 그 프레임 메모리의 충력 테이터를 저장하는 라인 버제로 이루어지는 것을 득장으로 하는 것이다.

이것에 의해, 화상 표시 장치에 표시 화상 테이터를 출력할 때, 프레임 메모리와 같이 RAS, CAS에 의해 제어할 필요가 없기 때문에 표시 화상 테이터의 출력 타이밍 제어를 프레임 메모리로부터 직접 실행하는 것보다도 용이하다.

본 발명의 제 12 특징에 따른 화상 출력 장치에서는, 제 1 또는 제 7 특징에 따른 화상 출력 장치에 있어서, 상기 비디오 처리부는 상기 테이터 메모리로부터 전송된 동화상 테이터에 대하여 스케일링 처리를 실시하고 표시 동화상 테이터를 생생하는 스케일링 처리부와, 상기 테이터 메로리로부터 전송된 그래픽스 테이터에 대하여 그래픽스 생성 처리를 실시하고 표시 그래픽스 화상 테이터를 생성하는 그래픽스 생성 처리부를 구비하되, 상기 표시 동화상 테이터와 상기 표시 그래픽스 화상 테이터의 각각을, 상기 출력 테이터 저장부로 출력하는 것을 특징으로 하는 것이다.

이것에 의해, 동화상 데이터와 그래픽스 데이터의 처리를 개별적으로 제어할 수 있어, 소비 전력을 저감할 수 있다.

본 방명의 제 13 복장에 따른 화상 출력 정저에서는, 제 12 독장에 따른 화상 출력 장치에 있어서, 상기 출력 테이터 저장부는, 상기 표시 동화상 데이터 1 라인 분량의 메이터를 임시적으로 저장하는 동화상 라인 버피와, 상기 동화상 라인 버피의 출력 데이터 1 프레임 분량을 입시적으로 저장하는 동화상 프레임 메모리와, 상기 표시 그래픽스 화상 비미터 1 라인 분량의 테이터를 일시적으로 저장하는 그래픽스 라인 버피와, 상기 그래픽스 라인 버피의 출력 메이터 1 프레임 분량을 일시적으로 자장하는 그래픽스 라인 에로리고 사기 도화상 프레임 메모리로 지장 테이터와 상기 그래픽스 프레임 메모리로 지장 테이터와 상기 하상 표시 장치로 출력하는 것을 특징으로 하는 것이다.

이것에 의해, 표시 동화상 테이터 및 표시 그래픽스 화상 테이터를 각각 개별적으로 저장할 수 있어, 영상이 꺼져 버리는 등의 호트러짐이 생기지 않게 되고, 또한, 각각 개별적으로 갱신 가능하고, 양쪽의 화상 데이터를 반드시 실행할 필요가 없기 돼문에, 분필요한 데이터 전송을 할 필요가 없게 되어, 소비 전력을 삭감할 수 있다.

이것에 의해, 동화상 데이터와 그래픽스 데이터에서 영상 포맷이 다른 경우에도, 데이터를 개발적으로 표시 라인에 동 기하여 출력할 수 있고, 또한 같은 표시 그래픽스 화상 데이터를 반복하여 출력하는 등 반드시 표시 라인수가 일치하지 않는 경우에도, 표시 라인마다 반드시 프레임 메모리로부터 데이터를 반독할 필요가 없어, 소비 전력을 대폭 삭감할 수 있다.

본 발명의 제 15 특징에 따른 화상 출력 정치에서는, 제 12 특징에 따른 화상 출력 장치에 있어서, 상기 출력 테이터 저 장부는, 상기 표시 동화상 테이터 1 프레임 분량을 일시적으로 저장하여, 그 저장한 표시 동화상 테이터를 1 라인 단위 로 순차 출력하는 동화상 프레임 메모리와, 상기 표시 그래픽스 화상 테이터 1 프레임 분량을 일시적으로 저장하여, 그 저장한 표시 그래픽스 화상 테이터를 1 라인 단위로 순차 출력하는 그래픽스 프레임 메모리와, 상기 동화상 드레임 모리의 출력 데이터와 상기 그래픽스 프레임 메모리의 출력 데이터를 합성하여, 일시적으로 저장하는 라인 버퍼로 이루 어지는 것을 특징으로 하는 것이다.

이것에 의해, 표시 동화상 데이터 및 표시 그래픽스 데이터를 개별적으로 갱신할 수 있고, 그 결과, 불필요한 데이터 전 송이 없게 되어. 소비 전력을 삭감할 수 있다.

본 발명의 제 16 특징에 따른 화상 출력 장치에서는, 제 12 특징에 따른 화상 출력 장치에 있어서, 산기 출력 데이터 저 장부는 상기 표시 동화상 데이터의 1라인 분명을 열시적으로 저장하는 동화상 라인 버피의, 상기 동화상 라인 버피의 출력 데이터 1 프레임 분명을 열시적으로 저장하여, 그 저장한 표시 동화상 라인 버피의 인터를 1 한민 단위로 출력하는 동화상 프레임 메모리와, 상기 표시 그래픽스 화상 데이터 1 라인 분명을 에이터를 일시적으로 저장하는 그래픽스 라인 버피의, 상기 교재식 라인 버피의, 상기 프레스 라인 버피의, 상기 프레스 라인 버피의 출력 데이터 1 프레임 분명을 일시적으로 저장하여, 그 저장한 표시 그래픽스 화상 데이터 들 1 라인 단위로 출력하는 그래픽스 파데임 메모리의, 상기 동화상 프레임 메모리의 즐릭 데이터와 상기 그래픽스 프레임 메모리의 출력 데이터를 합성하여 표시 화상 데이터로서 일시적으로 저장하여, 상기 화상 표시 장치로 출력하는 라인 버피로 이루어지는 것을 목재으로 하는 것이다.

이것에 의해, 표시 동화상 데이터 및 표시 그래픽스 데이터를 개별적으로 갱신할 수 있고, 또한 각각의 회로 동작을 저 간할 수 있기 때문에 그 결과 불필요한 데이터 전송이 없어져 소비 전력을 삭감할 수 있다.

본 발명의 제 17 특징에 따른 화상 출력 장치에서는, 제 12 특징에 따른 화상 출력 장치에 있어서, 상기 출력 테이터 저 장부는 상기 표시 동화상 테이터의 1 라인 분량을 일시적으로 자장하는 제 1 동화상 라인 버피와, 상기 제 1 동화상 먼 비피의 상기에 제 1 동화상 먼 비피의 상기에 조용하는 제 2 동화상 파인터 테이터를 일시적으로 1 프레임 분 저장하여, 그 저장한 표시 동화상 태이터를 1 라인 단위로 순차 출력 하는 동화상 프레임 메모리와, 상기 동화상 프레임 메모리의 출력 테이터를 일시적으로 저장하는 제 2 동화상 라인 버피와, 상기 표시 그래픽스 화상 테이터의 1 라인 분량을 일시적으로 저장하는 제 1 그래픽스 라인 버피와, 상기 제 1 그 래픽스 라인 버피의 출력 테이터를 1 파데의 분량을 일시적으로 저장하는 제 1 그래픽스 바피와 이러를 1 차인 단위로 순차 출력하는 그래픽스 프레임 메모리와, 상기 그래픽스 프레임 메모리의 충격 테이터를 일시적으로 저장하는 그래픽스 프레임 메모리의 출력 테이터를 일시적으로 저장하는 제 2 그래픽스 라인 버피온 이루어져, 상기 제 2 동화상 라인 버피의 저장 테이터 및 상기 제 2 그래픽스 라인 버피의 저장 테이터를 항성하여 사기 화상 표시 작전로 출력하는 것을 독짓으로 하는 것이다.

이것에 의해, 화상 갱신이 없는 경우의 화상 표시를 위해, 1 프레임 분량의 화상을 저장하고 있는 대용량 프레임 메모리 의 통작을 최소한으로 억계하여, 소비 전력을 대폭 삭간할 수 있고, 또한 표시 통화상 테이터와 표시 그래픽스 화상 데 이터의 각각을 개별적으로 테이터 갱신할 수 있고, 또한, 동화상 테이터와 그래픽스 테이터에서 영상 포맷이 다른 경우 에도, 화상 표시 장치에 대하여 테이터를 개별적으로 표시 라인에 동기하여 출력할 수 있다.

본 발명의 채 18 특정에 따른 화상 출력 장치에서는, 채 1 또는 채 7 특정에 따른 화상 출력 장치에 있어서, 상기 테이 터 천송 또는 상기 테이터 처리를 하지 않는 경우, 장치 내의 동작 클릭을 정지하도록 체어하는 동작 클릭 경지 제어부 등 구비한 것을 득짓으로 하는 것이다.

이것에 의해, 동화상 데이터 또는 그래픽스 화상 데이터의 데이터 전송에 따라서, 동화상 데이터 처리계와 그래픽스 화 상 데이터 처리계의 동작 클럭을 개별적으로 제어할 수 있어, 소비 전력을 대폭 삭감할 수 있다.

본 발명의 제 19 특징에 따른 화상 출력 제어 방법에서는, 제 10 특징에 따른 화상 출력 장치로부터 화상 표시 장치로 의 화상 테이터의 출력을 제어하는 화상 출력 제어 방법이고, 상기 화상 표시 장치로의 화상 출력 주기 신호 중 수평 동 기 신호의 불행킹 기간 이외의 기간에 상기 표시 화상 테이터를 상기 라인 버퍼로 저장하고, 수평 동기 신호의 불행킹 기간에 상기 표시 화상 테이터를 사기 라이 버퍼로부터 상기 프레인 메모리로 전송하며 사기 수평 동기 성공의 불행킹 기간 이외의 기간에 상기 표시 화상 데이터를 상기 프레임 메모리로부터 상기 화상 표시 장치로 출력하는 것을 특징으로 하는 것이다.

이것에 의해, 수평 동기 신호의 유효 기간을 이용하여, 프레임 메모리에 저장하고, 즉시 저장한 테이터를 출력하도록 제 어하여, 프레임 지연을 격게 하는 동시에, 다음 프레임에 있어서의 반복 표시에도 대응할 수 있고, 프레임 메모리에 대 한 액세스 경함도 방지할 수 있어, 시스템 제어가 용이하게 된다. 또한, 프레임 메모리에 1 프레임 분량의 테이터를 저 장하여, 가동 시간을 적게 할 수 있어, 소비 전력을 저잡할 수 있다.

본 발명의 제 20 특징에 따른 화상 출력 제어 방법에서는 제 11 특징에 따른 화상 출력 장치로부터 화상 표시 장치로 의 화상 테이터의 출력을 제어하는 화상 출력 제어 방법이고, 상기 화상 표시 장치로의 화상 출력 주기 신호 중 수평 동 기 신호의 불량칭 기간 이외의 기간에 상기 표시 화상 배이터를 상기 프레임 베모리에 저장하고, 수명 동기 신호의 불행 킹 기간에 상기 표시 화상 테이터를 상기 프레임 메모리로부터 상기 라인 버퍼로 천송하며, 상기 수평 동기 신호의 불행 킹 기간 이외의 기간에, 상기 표시 화상 테이터를 상기 라인 버퍼로부터 상기 화상 표시 장치로 출력하는 것을 특징으로 하는 것이다.

이것에 의해, 수평 동기 신호의 유효 기간을 이용하여 프레임 메모리에 저장하고, 즉시 저장한 데이터를 출력하도록 제 어하여, 프레임 지연을 적게 하는 동시에, 다음 프레임에 있어서의 반복 표시에도 대충할 수 있고, 프레임 메모리에 대 한 액세스 경합도 방지할 수 있어, 시스템 제어가 용이하게 된다. 또한, 프레임 메모리에 1 프레임 분량의 데이터를 저 장하여 가동 시간을 적게 할 수 있어. 소비 전력을 저감할 수 있다.

본 방명의 제 21 목장에 따른 화상 출력 제어 방법에서는 제 13 독장에 따른 화상 출력 장치로부터 화상 표시 장치로 의 화상 데이터의 출력을 제어하는 화상 출력 제어 방법이고, 상기 화상 표시 장치로의 화상 출력 주기 신호 중 수평 동기 신호의 불행기 기간 이외의 기간에 상기 표시 동화상 데이터의 및 상기 표시 그래픽스 화상 데이터의 작각을, 상기 동화상 막인 버피 및 상기 그래픽스 라인 버피에 저장하고, 수평 동기 신호의 불행기 기간에 상기 표시 동화상 데이터 및 상기 표시 그래픽스 화상 데이터의 작각을, 상기 동화 상대는 이 기급에 작가 인 버피로부터 상기 동화상 프레인 에 피로리 및 상기 그래픽스 하는 데이터의 작각을, 상기 동화상 다신 버피 및 상기 그래픽스 하는 데 기급 기급 수 기간에 상기 표시 동화상 데이터 및 상기 고래픽스 교례에 메모리로 전송하며, 상기 수행 동기 신호의 불행기 간 이외의 기간에 상기 표시 동화상 데이터 및 상기 표시 그래픽스 화상 데이터를 합성하여 상기 화상 표시 장치로 출력하는 것을 특징으로 하는 것이다.

이것에 의해, 수평 동기 신호의 유효 기간을 이용하여, 프레임 메모리에 저장하고 즉시 저장한 데이터를 출력하도록 제 어하여, 프레임 지연을 적게 하는 동시에, 다음 프레임에 있어서의 반복 표시에도 대용할 수 있고, 프레임 메모리에 대 한 액세스 경함도 방지할 수 있어, 시스템 제어가 용이하게 된다. 또한, 프레임 메모리에 1 프레임 분량의 데이터를 저 장하여, 가동 시간을 적게 할 수 있어, 소비 전력을 저각할 수 있다.

본 방명의 제 22 특정에 따른 화상 충력 제어 방법에서는, 제 14 특정에 따른 화상 출력 장치로부터 화상 표시 장치로 의 화상 테이터의 출력을 제어하는 화상 충력 제어 방법이고, 상기 화상 표시 장치로의 화상 출력 주기 신호 중 수명 동기 신호의 불행경 기간 이외의 기간에 상기 표시 동화상 테이터의 및 상기 표시 그래픽스 화상 테이터의 각각을 상기 통화 상 프레임 메모리 및 상기 그래픽스 프레임 메모리에 자장하고, 수평 동기 신호의 불행경 기간에 상기 표시 동화상 테인 및 상기 그래픽 쓰게 표시 동화상 대한 및 상기 교계적 프레임 메모리로부터 상기 동화상 대한 비의 및 상기 그래픽 프레임 메모리로부터 상기 동화상 라인 비괴 및 상기 그래픽 쓰레 이라 의로리로부터 상기 동화상 라인 비괴 및 상기 그래픽 스라인 비괴로 전송하며, 상기 수평 동기 신호의 불행경 기간 이외의 기간에 상기 표시 동화상 대이터의 및 상기 교계적 스라인 비괴로 전송하며, 상기 수평 동기 신호의 불행경 기간 이외의 기간에 상기 표시 동화상 테이터 및 상기 표시 그래픽스 화상 데이터를 합성 또는 개별적으로 상기 화상 표시 장치로 출력하는 것을 특정으로 하는 것이다.

이것에 의해, 수평 동기 신호의 유효 기간을 이용하여, 프레임 메모리에 저장한 테이터를 라인 버괴에 출력하도록 계수 하여, 바디오 차리부에서 생성한 라인의 테이터를 다음 라인으로 출력할 수 있고, 그 결과, 프레임 메모리에 대한 테이 터 액셔스의 경합도 없이 프레임 지연을 줄일 수 있다. 또한, 프레임 메모리에 1 프레임 분량의 테이터를 저장하여, 가 동 시간을 작게 할 수 있고, 소비 전력을 저감할 수 있다.

본 발명의 제 23 특정에 따른 화상 출력 제어 방법에서는, 제 15 특정에 따른 화상 출력 장치로부터 화상 표시 장치로 의 화상 데이터의 출력을 제어하는 화상 출력 제어 방법이고, 상기 화상 표시 장치로의 화상 출력 주기 신호 중 수재로 가 신호의 발명히 기간 아외의 기간에 상기 표시 동화상 배이터 및 상기 표시 그래픽스 화상 테이터의 각각을 상기 동화상 프레임에 메모리 및 상기 그래픽스 프레임에 메모리로 지장하고, 수평 동기 신호의 불맹히 기간에 상기 동화상 프레임에 모리 및 상기 그래픽스 프레임에 메모리의 출력 테이터를 합성하여 상기 라인 버괴로 전송하며, 상기 수평 동기 신호의 불맹히 기간 이외의 기간에 상기 라인 버괴의 저장 데이터를 합성하여 상기 라인 버괴로 전송하며, 상기 수평 동기 신호의 불명이 기간 이외의 기간에 상기 라인 버괴의 저장 데이터를 참기 화상 표시 장치로 출력하는 것을 특징으로 함는 것이다.

이것에 의해, 수평 동기 신호의 유효 기간을 이용하여 프레임 메모리에 저장하고, 바로 저장한 테이터를 출력하도록 계 어하여, 프레임 지연을 줄이는 동시에, 다음 프레임에 있어서의 반복 표시에도 대용할 수 있고, 프레임 메모리에 대한 액세스 경합도 방지할 수 있어, 시스템 제어가 용이하게 된다. 또한, 프레임 메모리에 1 프레임 분량의 테이터를 저장하 고, 가동 시간을 적게 할 수 있어, 소비 전력을 저갑할 수 있다.

본 발명의 제 24 특정에 따른 화상 출력 제어 방법에서는, 제 16 특정에 따른 화상 출력 장치로부터 화상 표시 장치로 의 화상 테이터 출력을 제어하는 화상 출력 제어 방법으로서, 상기 화상 표시 장치로의 화상 출력 주기 신호 증 수평 등 기신호 중 수명 등 기신호 경수명 등 기신호 경수명 등 이 성호의 불량 기간을 제 1 기간과 제 2 기간으로 나누고, 상기 제 1 기간에서는 상기 통화상 라인 버피의 저장 데이터 및 상기 그래픽스 라인 버피의 저장 데이터의 각각을 상기 도해보면 되었다고 및 상기 그래픽스 프데임 메모리로 건송하고, 상기 제 2 기간에서는 상기 통화상 프레임 메모리의 출력 데이터와 상기 그래픽스 프레임 메모리의 출력 데이터와 상기 그래픽스 프레임 메모리의 출력 데이터를 참성하여, 상기 라인 버피로 건송하는 것을 특정으로 하는 것이다.

이것에 의해, 수평 동기 신호의 유효 기간을 이용하여, 프레임 메모리에 저장하고, 즉시 저장한 테이터를 출력하도록 계 어하여, 프레임 지연을 줄이는 동시에, 다음 프레임에 있어서의 반복 표시에도 대응할 수 있고, 프레임 메모리에 대한 액세, 프레임 방지할 수 있어, 시스템 제어가 용이하게 된다. 또한, 프레임 메모리에 1 프레임 분량의 테이터를 저장하 여 가동 시간을 적게 할 수 있고, 소비 전력을 저감할 수 있다.

본 발명의 제 25 특징에 따른 화상 출력 제어 방법에서는, 제 17 특징에 따른 화상 출력 장치로부터 화상 표시 장치로 의 화상 테이터의 출력을 제어하는 화상 출력 계여 방법으로서, 장기 화상 표시 장치로의 화상 출력 주기 신호 중 수동 중기 신호의 불평킹 기간을 제 1 기간과 제 2 기간으로 나무고, 장기 레 1 기간과 제기를 통화상 비료의 장 테이터 및 상기 제 1 도화상 비료의 전 테이터 및 상기 제 1 그래픽스 라인 버피의 지장 테이터의 각각을 상기 등화상 프레임 메모리 및 상기 그래픽스 프레임 메모리로 전송하고, 상기 제 2 기간에서는 상기 통화상 프레임 메모리의 지장 테이터 및 상기 그래픽스 프레임 메모리로 전송하고, 상기 제 2 기간에서는 상기 통화상 프레임 메모리의 지장 테이터의 각각을 상기 제 2 동화상 라인 버피 및 상기 제 2 그래픽스 라인 버피로 전송하는 것을 특징으로 하는 것이다.

이것에 의해, 수평 동기 신호의 유효 기간을 이용하여, 동화상 프레임 메모리 및 그래픽스 프레임 메모리에 저장하여, 즉시 저장한 테이터를 출력 가능하고, 그 결과, 프레임 지연을 줄임과 동시에, 다음 프레임에 있어서의 반복 표시에도 대용할 수 있고, 또한, 동화상 프레임 메모리 및 그래픽스 프레임 메모리에 대한 액세스 경합도 방지할 수 있어, 시스템 제어가 용이하게 된다. 또한, 프레임 메모리에 1 프레임 분량의 테이터를 저장하여, 가동 시간을 적게 할 수 있어, 소비 전력을 저강할 수 있다. 이하, 본 발명의 실시에에 대해, 도면을 참조하면서 설명한다. 또, 여기서 나타내는 실시에는 어디까지나 일레이며, 반 드시 이 실시에에 한정되는 것은 아니다.

(실시예 1)

이하에, 본 실시예 1에 따른 화상 출력 장치에 대해 도 1을 이용하여 설명한다.

도 1은 본 실시예 1에 따른 화상 출력 장치의 구성을 나타내는 블록도이다.

도 1에 있어서, (1001)은 프로세서부이고, 장치 전체를 제어하여 입력된 동화상 부호화 테이터에 대해 복호 처리한다. (1002)는 테이터 메모리너이며, 화상 테이터를 저장한다. (1003)은 테이터 전송 제어부이고, 테이터 메모리(1002)에 바디오 처리부(1004) 사이의 데이터 전송 제어한다. (1004)는 비디오 처리부이며, 테이터 메모리(1002)에 저장되어 있는 화상 테이터에 대해 화상 처리를 행하여 표시 화상 테이터를 생성한다. (1006)은 프레임 메모리이고, 표시 화상 테이터 1 프레임 분당을 일시적으로 저장한다. (1007)은 테이터 전송 요구 제어 회로이며, 테이터 전송 요구의 발행주기를 전청하는 프레임 개신 레진드 저장한다. (1007)은 테이터 전송 요구를 발행하는 데이터 전송 요구의 발행부(1008)와 주기를 전청하는 프레임 개신 레진드에 1008)와 주기를 전청하는 프레임 전상 요구의 매어를 행한다.

다음에, 상기 구성을 갖는 화상 출력 장치의 동작에 대해 설명한다.

프로세서부(1001)는 호스트 CPU로부터 전송된 비트 스트림(동화상 부호화 데이터)을 복호하여, 화상 데이터로서 데 이터 메모리(1002)에 출력한다.

또한, 프로세서부(1001)는 새로운 프레임의 화상 데이터를 생성한 경우, 프레임 개신 레지스터(1008)에 1을 세트한다. 그리고, 테이터 전송 요구 발행부(1009)는 다음 프레임의 개시로부터, 라인 단위로 테이터 전송 요구를 테이터 전송 제어부(1003)에 발행한다. 테이터 전송 제어부(1003)는 테이터 전송 요구에 따라서, 테이터 메모리(1002)로부터 비디오 처리부(1004)에 타인 단위로 화상 데이터를 전송하도록 테이터 메모리(1002)를 제어한다.

데이터 메모리(1002)로부터 전송된 화상 데이터는, 비디오 처리꾸(1004) 내에서, 화상 표시 장치, 에컨대, 액정 표시 장치(LCD)의 화면 사이크에 맞도록, 스페일망 처리되어, 표시 화상 데이터로서 프레임 메모리(1006)에 순차적으로 기록되고, 프레임 메모리(1006)로부터 프레임마다, 챙기적으로 화상 테이터가 LCD에 클릭된다.

1 프레임 분량의 데이터 전송이 중료되면, 프레임 레이트 갱신 레지스터(1008)는 0으로 되어, 데이터 전송 요구 발행부(1009)는 데이터 전송 제어부(1003)로의 데이터 전송 요구의 발행을 정지한다.

이러한 실시에 1에 따른 화상 출락 장치에서는 프로세서부(1001)는 쟁신해야 할 화상 테이터를 생성한 경우에만, 프 에 강신 테지스터(1008)에 갱신 지시를 보내고, 테이터 전송 요구 제어부(1007)가 자동적으로, 1 프레임 분명의 화 상 테이터를 전송하기 위한 테이터 전송 요구를 발행하도록 했기 때문에, 프로세서부(1001)가 상세하게 전송 제어를 하지 않고, 필요로 하는 최소턴의 제어로 화상 테이터의 전송을 실행할 수 있고, 그 절과, 데이터 전송 제어부(1003), 미디오 처리부(1004), 및 데이터 전송 버스의 가동율을 거잡하며, 또한, 프레임 메모리(1006)에 표시 화상을 저장할 수 있기 때문에, 예정 표시 장지토의 화상 표시는 프메린바다 출택하는 것을 실현하면서도, 소비 전비를 사각할 수 있다.

또, 화상 표시 장치로서 프레임 메모리를 구비한 액정 표시 장치를 사용하여, 비디오 처리부(1004)의 출력 테이터를 직접 화상 표시 장치에 입력하도록 하면, 프레임 메모리(1006)를 화상 출력 장치에 마련할 필요가 없어져서, 보다 높 은 효과를 방향한 수 있다.

(실시예 2)

이하에, 본 실시에 2에 따른 화상 출력 장치에 대해 도 2, 도 3, 도 4 및 도 5를 이용하여 설명한다.

도 2는 본 실시에 2에 따른 화상 출력 장치의 구성을 나타내는 블록도이다.

도 2에 있어서, (101)는 프로세서부이며, 장치 전체를 제어한다. (102)는 데이터 메모리이고, 복호하기 위한 테이터, 압축된 통화상 부호화 데이터를 복호 처리한 동화상 데이터, 그래픽스 테이블 데이터 등의 화상 데이터를 저장한다. (103)는 데이터 건송 게어부이며, 데이터 메모리(102)와 비디오 처리부(104) 사이의 데이터 전송 게어한다. (104)는 비디오 처리부에서, 동화상 데이터를 확대·축소하여, 표시 동화상 데이터를 생성하는 스케일링 처리부와, 그래픽스테이블 데이터로부터 표시 그래픽스 화상 테이터를 생성하는 그래픽스 생성 처리부를 구비한 것이며, 데이터 메리리(102)로부터 전송되는 화상 데이터의 화상 처리를 행한다. (105)은 라인 버머이며, 표시 동화상 데이터와 표시 그리리(105)로 하는 제안를 합성한 표시 화상 데이터의 1 라인 분량을 일시적으로 저장한다. (106)는 프레임 메모리이며, 라인 버머(107)는 데이터 전송 요구 제안 회로이며, 데이터 건송 요구를 발행하는 주기를 절정하는 프레임 메모리에는 데시크에서 (107)는 데이터 전송 요구 매워 되어 보증의 요구를 발행하는 데이터 전송 요구를 발행하는 데이터 전송 요구를 발행하는 주기를 절정하는 프레임 데모리어(10 8)와, 첫기식으로 데이터 전송의 요구를 발행하는 데이터 전송 요구를 발행하는 주기를 표정하는 요구 제외 되어 되었다.

도 3은 프레임 레이트 레지스터(108)의 구성을 도시하는 도면이다.

도 3에 있어서, 최상위 비트를 제외한 하위 비트인 (201)는 프레임 레이트 레지스터로, 전송 주기를 절정한다. 최상위 비트인 (202)는 갱신 플래그이다. (203)는 카운터로, 레이터 전송의 요구를 발행하기 위한 개시 관단 타이미다 카운 트한다. (204)는 주기 일치 검출기. (205)는 갱신 플래그(202)와 일치 검출 결과의 논리합. (206)은 카운터값이 모 두 10으로 되는 경우의 유효 프레임인 인에이불을 출택하는 논리팝이다. (207)는 결목 정지 제어부이며, 비디오 처리부 (104) 전체를 돗작시키기 위한 플록을 정지 계어한다.

이러한 구성의 프레임 레이트 레지스터(108)는, 최상위 비트가 유효한 경우, 카운터(203)는 리세트되고, 다음 데이터 전송 요구의 발행 개시 판단 타이밍에서 최상위 비트인 쟁신 그레프(202)는 무효인 값으로 리세트되며, 또한 카운터(203)는 다시 하위 비트에 의해서 결정된 주기를 카운트한다. 이와 같이, 프레임 레지스터 및 카운터의 설정을 자동화하 여. 전송 주기 및 개신이 용이하게 설정 가능해진다.

도 4는 LCD의 수직 동기 신호와, 데이터 메모리(102)로부터 프레임 메모리(106)로의 데이터 전송 타이밍 및 데이터 메모리(102)로부터의 표시 데이터 출력 타이밍의 관계를 도시하는 도면이다.

도 4에 도시된 바와 같이, 프로세서부(101)에 의해 프테임 테이트 테지스터(108)에 갱신 플래그(202)가 설정되면, 데이터 건송 요구 발행부(109)는 프레임 레이트 레지스터(201)에 설정된 건송 주기에 관계없이, 화상 표시 장치로의 다음 화상 총력 프레임 타이밍에서 테이터 건송 요구를 발행한다.

즉, 화상 표시 장치로의 화상 출력 주기 신호 중, 다음 수직 동기 신호의 타이팅에서, 갱신 플랜그(202)가 유효한 것을 판단하고, 그 프레임을 화상 건송 프레임으로 한다. 이와 같이 하면, 프레임 단위로 데이터 전송 요구의 발행이 판단 가 능해져 계실성을 행할 필요가 없어진다.

그리고, 데이터 전송 요구 발행부(109)는, 프레임 레이트 레지스터(108)에 개신 플래그(202)가 설정되면, 프레임 레이트 레지스터(201)에 설정된 전송 주기에 관계없어, 발행 개시 판단 타이밍에서, 바로 데이터 전송 요구를 발행한다. 이에 의해, 정기적인 데이터 전송 요구의 발행 주기를 유지한 채로, 불규칙한 데이터 전송 요구를 바로 발행할 수 있어, 시스템을 용이하고 또한 정확하게 제어할 수 있다. 이에 의해, 화상의 흐트러짐 등이 발생하기 어렵게 된다. 도 5는 LCD의 수평 동기 신호, 테이터 메모리(102)로부터 비디오 처리부(104)로의 테이터 전송 타이밍, 기록 버퍼(105)로의 저장 타이밍, 라인 버퍼(105)로부터 프레임 메모리(106)로의 테이터 전송 타이밍, 및 프레임 메모리(106)로부터의 화상 출력 타이밍의 관계를 나타내고 있다. 또, LCD의 수평 동기 신호의 "L"의 기간을 불행킹 기간이라고 부른다.

다음에, 본 실시예 2에 따른 화상 출력 장치의 동작에 대해 설명한다.

프로세서부(101)는 호스트 CPU로부터 동화상 부호화 테이터가 전송된 경우, 테이터 메모리(102)를 이용하여 상기 동 화상 부호화 테이터에 대해 복호 처리를 실행하여, 동화상 베이터로서 테이터 메모리(102)에 저장한다. 또한, 호스트 CPU로부터 그래픽스 테이블 레이터가 전송된 경우, 그때로, 테이터 메모리(102)에 저장한다.

다음에, 프로세서부(101)는 프레임 레이트 레지스터(108)에, 복호 화상 레이트인 15½를 나타내는 값을 설정한다. 여 기서, 15½만, 도 4에 도시된 바와 같아, LCD의 수곡 동기 신호를 기준으로 하면, 4 프레임에 한 번의 건충을 의미한다. 즉, 4 프레임에 한 번 데이터 전송이 유효로 된다. 따라서, 프레임 레이트 레지스터(201)에는 3을 설정한다.

또한, 데이터 전송 요구 발행부(109)는, 전송이 유효로 되는 포력인으로 하면, 도 5에 도시된 바와 같이, LCD의 수직 동기 신호가 유효로 되는 1개 이전의 타이밍으로부터, 수팽 동기 신호의 타이밍에 맞추어 데이터 같은 요구를 테이터 전송 제어부(103)에 발행한다. 이에 의해, 데이터 진송 요구 발행의 타이밍을, 독발한 타이밍 생성기를 이용하지 않고, 용이하게 제어할 수 있어, 정기적인 전송 주기로 테이터 전송 요구의 발행을 제어할 수 있다. 이것은, 하드웨어에서의 저속 요구 발행을 용이하게 신청하는 것이다.

데이터 진송 제어부(103)는, 상기 데이터 전송 요구가 발행되면, 동화상 데이터 및 그래픽스 테이블 데이터를 비디오 처리부(104)에 전송하도록 데이터 메모리(102)를 제어한다.

이렇게 하여 천송된 동화상 데이터 및 그래픽스 테이블 테이터 각각은, 비디오 처리부(104) 내에서 스케일링 처리와 그래픽스 생성 처리가 실시되고, 표시 동화상 데이터 및 표시 그래픽스 화상 데이터 등의 표시 화상 데이터가 생성된다. 여기서, 스케일링 처리란, 동화상 데이터를 QCIF(176×144)로부터 CIF(352×288)사이즈로 확대한 것이며, 또한, 그래픽스 생성 처리란, 테이블값에 따라서, 그래픽스 테이블 테이터로부터 화소 단위로 휘도 신호와 색차 신호를 생성 하는 것이다.

생성된 표시 화상 테이터는, 화소마다 합성하기 위해서, 표시 동화상 테이터와 표시 그래픽스 화상 테이터 중 어느 한쪽 이 선택되어, 수평 동기 신호의 유효 기간 내에, 라인 버패 (105)에 순차적으로 1 라인 분량의 표시 화상 테이터가 저장 되다

다음에, 라인 버퍼(105)는 화상 표시 장치로의 화상 출력 동기 신호 중, 수평 동기 신호의 불행킹 기간에, 저장하고 있 는 표시 화상 데이터를 1 라인 단위로 후단의 프레임 메모리(106)에 버스트 전송한다.

프레임 메모리(106)는 수평 동기 신호의 불팽킹 기간이 종료한 시점(수평 동기 신호의 유효 기간 개시 시점)으로부터, ICD의 항소 등록 타이ણ에 맞추어, 저짓하고 있는 1 프레임 분량의 표시 화상 테이터를 출력한다.

15kc의 전송 주기 이외에서는, 프레임 메모리(106)로의 기록은 행해지지 않고, 프레임 메모리(106)로부터 LCD에 대 해 표시 화상 테이터가 반복하여 출력되며, 이 때, 비디오 처리부(104)의 동작 물록은 도 3의 물록 정지 제어부(207) 에 의해 정지된다.

다음에, 호스트 CPU로부터, 그래픽스 테이블 테이터와 함께 그래픽스 갱신 명령이 발행된 경우에 대해 설명한다.

프로세서부(101)는 프레임 레이트 레지스터(108)의 갱신 플래그(202)에 1을 세트한다. 즉, 프레임 레이트 레지스터 (201)는 갱신 플레(202)인 최상위 비트에 1이 설정되면, 다음 수직 동기 신호의 하장 에지(프레임 개시 시점)에서 카운터(203)가 리세트된다.

카운터(203)가 모두 0으로 된 경우, 논리곱(206)은 데이터 전송 유효 기간인 것을 나타내는 인에이블을 데이터 전송 요구 방행부(109)에 출력한다. 이 때, 클록 정지 제어부(207)는 동작 클록을 공급하도록 제어한다.

갱신 플레그(202)는 자동적으로 0으로 되돌려지는 기구로 되어 있고, 프레임 갱신 후에는, 다시 설정된 발행 주기로 테이터 전송을 반복하는 것으로 된다.

이러한 실시에 2에 따른 화상 출력 장치에서는 프레임 레지스터 (108)에 설정된 주기로 테이터 전송 요구를 발행하고, 프레임 메모리(106)에 저장되어 있는 표시 화상 테이터를 갱신해 두며, 그래픽스 화상 테이터 등의 바로 갱신하고자 하는 화상이 발생한 경우, 프레임 레이트 레지스터 (108)에 갱신 플래그를 설정하면, 프레임 레이트 레지스터 (108)에 설정된 발행 주기에 관계없이, 화상 표시 장치로의 다음 화상 출력 프레임 타이밍에서, 테이터 전송 요구를 발행하도록 됐기 때문에, 표시 화상을 바로 갱신할 수 있어, 사용자의 조작과 테이터 표시하기까지의 지언이 줄어들어, 위화감이 없는 역상속 체포한 수 있다.

또한, 프레임 메모리(106)의 전단에 라인 버퍼(105)를 구비하고, 또한 수평 동기 신호의 불행칭 기간에, 표시 화상 데 이터를 라인 버퍼(105)로부터 프레임 메모리(106)에 전송하고, 수평 동기 신호의 유효 기간에 LCD에 출력하도록 하 었기 때문에, 프레임 메모리로의 표시 화상 데이터의 기록 타이밍의 제어가 용이하게 되며, 또한, 1개의 프레임 메모리 에서 표시 화상의 합성 및 표시를 실현할 수 있고, 또한, 전송된 화상 데이터를 표시하기까지의 프레임의 지연을 없델 수 있다.

또, 본 실시에 2에 있어서, 화상 표시 장치를 액칭 표시 장치에서 실현하고, 또한, 프레인 메모리 (106) 및 테이터 메모 리(102)를 DRAM에서 실현하도록 하면, 대 용량의 화상 테이터를 유지하면서, 소공간화 및 저소비 전력화를 할 수 있 다

또한, 본 실시에 2에 있어서, 등작 클록 제어 수단을 구비하고, 프레임 레이트 레지스터(201)에 설정된 전송 주기 이외 의 비전송 기간에, 라인 버邦(105), 비디오 처리부(104), 및 프레임 메모리(106)의 동작 훌록을 정지하도록 제어하도 목 하면 소비 처럼을 삭간할 수 있다.

(실시예 3)

이하에 본 십시예 3에 따른 화상 출력 장치에 대해 도 6 및 도 7을 이용하여 설명한다.

또, 실시예 2와의 차이는, 실시예 2에서는 프레임 메모리의 전단에 라인 버퍼를 마련하고 있는 데 대해, 본 실시예 3에서는 프레임 메모리의 후단에 라인 버퍼를 마련하고 있는 점이다.

도 6은 본 실시에 3에 따른 화상 출력 장치의 블록도이다. 또, 도 6에 있어서, 도 2와 동일 또는 상당하는 구성요소에 관해서는 동일한 부호를 이용하여, 그 설명을 생략한다.

(501)는 프레일 메모리이고, 표시 동화상 테이터와 표시 그래픽스 화상 테이터를 합성한 표시 화상 테이터의 1 프레일 분광을 순차적으로 차한다. (502)는 라인 버피로, 에컨대, SRAM로 구성되고, 프레일 메모리(501)로부터 수평 동기 시호에 동기하여 1 보안 단위로, 초마나 60차의 표시 화상 메이터가 전송되어, 순차적으로 거장한다. 도 7은 LCD의 수평 동기 신호와 태이터 메모리(102)로부터 비디오 처리부(104)로의 테이터 천송 타이밍 및 프레임 메모리(501)로의 저장 타이밍, 프레임 메모리(501)로부터 라인 버퍼(502)로의 테이터 천송 타이밍, 또한, 라인 버퍼 (502)로부터의 화상 출력 타이밍의 관계를 나타내고 있다. LCD의 수평 동기 신호의 " L" 의 기간을 불행킹 기간이라 고부른다.

다음에, 본 실시예 3에 따른 화상 출력 장치의 동작에 대해 설명한다.

실시에 2에서 실명한 바와 같이. 데이터 메모리(102)로부터 전송된 동화상 데이터와 그래픽스 테이블 데이터는, 비디 오 처리부(104)에 의해, 각각 화상 처리된다. 이에 의해, 표시 동화상 데이터와 표시 그래픽스 화상 데이터가 생성된다.

이와 같이 생성된 표시 화상 테이터는, 화소마다 합성하기 위해서, 표시 동화상 테이터와 표시 그래픽스 화상 테이터 중 이는 한쪽이 선택되어, 1 주팽 통기 선호의 유효 기간 내에, 1 라인 분광의 표시 화상 테이터가 프레임 메모리(501)에 처장되다 이 처리를 발목하면 프레임 메모리(501)에는 1 프레임 분광의 표시 화상 테이터가 자정된다.

프레임 메모리(501)는 다음 수평 동기 신호의 불행킹 기간에, 저장하고 있는 1 라인 분량의 테이터를 후단의 라인 버 퍼(502)에 전송한다. 라인 버퍼(502)는 불행킹 기간 종료 후의 라인 개시의 타이밍으로부터, 수평 동기 신호 및 표시 항소 주기에 받추어 1 항소색 화산 테이터를 출력한다.

여기서도, 실시에 2와 마찬가지로, 프로세서부(101)가 프레임 레이트 레지스터(108), 즉, 갱신 플래그(202)를 세트 하면, 다음 수직 동기 신호의 계시 시점에서, 갱신 플래그(202)가 판단된다. 그리고, 카운터(203)는 리세트되어, 유효 프레임 언에이불이 출력된다. 이것을 수신하여, 데이터 전송 요구 발행부(107)는 다음 프레임 기간에 있어서, 데이터 정송 요구를 테이터 전송 제어부(103)에 발행한다. 이와 같이 하면, 바로 데이터 표시를 행할 수 있다.

또한, 실시에 2와 마찬가지로, 비디오 처리부(104), 및 라인 버퍼(502)는, 클록 정지 제어부(207)에 의해 클록 정지 제어되기 때문에, 소비 전력을 저감할 수 있다.

이러한 실시에 3에 따른 확상 출력 장치에서는, 프레임 레지스터(108)에 설정된 주기로, 데이터 건송 요구를 발행하고 프레임 메모리(106)에 저장되어 있는 표시 확상 테이터를 개신해 두며, 그래픽스 화상 테이터 등의 바로 갱신하고자 하는 화상이 발생한 경우, 프로세부(H01)가 프메임 레이트 레지스터(108)에 갱신 플래그를 설정하면, 프레임 레이 트 레지스터(108)에 실정된 발행 주기에 관계없어, 화상 표시 장치로의 다음 화상 출력 프레임 타이밍에서, 테이터 전송 요구를 발행하도록 했기 때문에, 표시 화상을 바로 개선할 수 있고, 사용자의 조각과 테이터 표시하기까지의 지연이 중어들어, 위화감이 없는 영상을 제공할 수 있다.

또한, 프레임 메모리(501)의 후단에 라인 버퍼(502)를 구비하고, 화상 표시 장치로의 화상 출력 주기 신호 중, 수평 동기 신호의 불맹킹 기간에, 프레임 메모리(501)로부터 라인 버피로의 데이터 전송을 행하고, 수평 동기 신호의 불맹킹 기간이 의의 기간에, 라인 버퍼(502)로부터 1 라인 분명의 화상 데이터를 출력하도록 됐기 때문에, 화보 시 장치로 데이터를 출력할 때, 프레임에 메모리와 같이 RAS, CAS에 의해 제어할 필요가 없으므로, 데이터의 출력 타이밍 제어를 프레임 메모리로부터 직접 실행하는 것보다도 용이하고, 데이터 메모리(102)로부터의 데이터 전송이 실행되지 않는 기간은, 프레임 메모리(501)로의 데이터 기독이 이루어지지 않기 때문에, 프레임 메모리(501)의 가동 시간을 대폭 삭감 함수 있다.

(실시예 4)

이하에, 본 실시예 4에 따른 화상 출력 장치에 대해 도 8 및 도 10을 이용하여 설명한다.

도 8은 본 실시에 4에 따른 화상 출력 장치의 구성을 나타내고 있다. 또, 도 8에 있어서, 도 2와 동일 또는 상당하는 구 성요소에 관해서는 동일한 부호를 이용하여, 그 설명을 생략한다. (701)는 비디오 처리부이며, 데이터 메모리(102)로부터 전송되어 오는 동화상 데이터를 확대, 축소하여, 표시 동화상 데이터를 생성하는 스케일링 처리와, 데이터 메모리(102)로부터 전송되어 오는 그래픽스 데이블 데이터로부터, 표시 그래픽스 화사 데이터를 생성하는 그래픽스 생성 처리를 했한다.

(702)는 표시 동화상 데이터의 1 라인 분량의 데이터를 일시적으로 저장해 두는 통화상 라인 버파이다. (703)는 표시 그래픽스 화상 데이터의 1 라인 분량을 일시적으로 저장해 두기 위한 그래픽스 라인 버파이며, 에컨대 SRAM로 구성된 다. (704)는 수평 동기 신호의 불행킹 기간에 통화상 라인 버파(702)의 출핵 데이터를 1 프레싱 분량(288 라인 분량) 저장해 두기 위한 통화상 프레임 메모리아다. (705)는 수평 동기 신호의 불행킹 기간에 그래픽스 라인 버패(703)의 총험 테이터를 1 프레싱 분후 남어두기 위한 고래픽스 프레잉 메모리아다.

(706)는 테이터 전송 요구 제어 회로이며, 프레임 레이트 레지스터(707)와 테이터 전송 요구 발행부(708)를 구비하고 있다.

프레일 레이트 레지스터(707)는 테이터 전송 요구 발행의 주기를 결정하는 것이고, 도 10에 도시된 바와 같이 구성되어, 화상 프레일을 바로 갱신하기 위한 갱신 플레그(202)를 구비하고 있다.

데이터 전송 요구 발행부(708)는, 프레임 레이트 레지스터(707)로부터의 유효 프레임 인에이블을 수신하여, 테이터 전송 제어부(103)에 테이터 전송 요구를 발행한다. 또한, 테이터 전송 요구 발행부(708)는 통화상 테이터 전송을 유효 할지 무료로 할지를 결정하는 통화상 전송 레지스터와, 그레웨스 테이터 전송을 유효로 할지 무료로 활지를 결정하는 그레웨스 전송 유효로 할지 목효로 함지를 결정하는 그레웨스 전송 에지스터와 무비하고 있고, 프로세서부(101)에 의해 프레임 레이트 레지스터(708)에 갱신 플래그(202)가 설정되고, 동화상 전송 레지스터 혹은 그레웨스 전송 레지스터가 유효한 전우에만, 각각 대응한 테이터 전송 요구를 발행한다. 또, 동화상 전송과 그래픽스 전송의 각각은, 프로세서부(101)에 의해 ON/OFF가 제어되는 것이며, OFF의 경우에는 테이터 전송 요구를 발행하지 않는다.

도 10은 프레임 레이트 레지스터의 구성도이다. 도 10에 있어서, 도 3과 동일 또는 상당하는 구성요소에 관해서는 동일한 부호를 이용하여, 그 설명을 생략한다.

(801)는 동화상 처리계 름록 정지 제어꾸어며, 비디오 처리부(701)네의 동화상 처리계 회로와, 동화상 라인 버퍼(70 2)를 동작시키기 위한 플록을 정지 제어시킨다. 또한, 데이터 전송 요구 발행부(708)의 동화상계 전송이 OFF인 때에 도, 물록을 정지한다.

(802)는 그래픽스 처리게 물록 정지 제어부이며, 비디오 처리부(701)내의 그래픽스 처리게 최로와, 그래픽스 라인 버 퍼(703)를 동작시키기 위한 물록을 정지시킨다. 또한, 테이터 천송 요구 발행부(708)의 그래픽스게 천송이 OFF인 때 에도 몸욕을 생지시킨다.

다음에, 본 실시예 4에 따른 화상 출력 장치의 동작에 대해 설명한다.

프로세서부(101)는 데이터 메모리(102)를 이용하여 화상의 복호 처리를 실행하여, 데이터 메모리(102)에 복호한 화상을 지장한다. 또한 호스트 CPU로부터는 데이블 데이터가 전송되고, 데이터 메모리(102)에 저장되어 있다.

또한, 데이터 전송 요구 발행부(708)는 전송이 유효로 되는 프레임으로 하면, 도 4에 도시된 바와 같이, LCD의 수직 동기 신호가 유효로 되는 1개 이전의 타이밍으로부터, 수팽 동기 신호의 타이밍에 맞추어 데이터 전송 요구를 발행한다. 이 때, 전송 요구는 동화상 테이터만 행해지고, 그래픽스 데이터의 전송은 행해지지 않는다.

이와 같이 하여 전송되는 1 라인 분량의 동화상 페이터는 수평 동기 신호의 블랭킹 기간 이외의 유효 기간에, 비디오 서리부(701)내에서 스케일링 처리가 실시되고, QCIF(176×144)로부터 CIF(352×288) 사이즈로 확대된다. 또한 처리된 동화상 테이터는 표시 동화상 페이터로서 동화상 라인 버께(702)에 저장된다.

동화상 라인 비피(702)에 저장된 1 라인 분량의 표시 화상 테이터는, 수평 동기 신호의 불행킹 기간에, 한꺼번에 동화 상 프레임 메모리(704)에 전송되고, 수맹 동기 신호의 불행킹 기간 이외의 유효 기간에, 외부 LCD로 동기 신호 및 화 소 출터 타이의에 당추어 충력된다.

또한, 15lk의 전송 주기 이외에서는, 동화상 프레임 메모리(704)로의 기록은 행해지지 않고, 동화상 프레임 메모리(704)로부터, LCD에 대해 표시 화상 데이터가 반복하여 출력된다.

또한, 15Hz의 전송 주기 이외에서 또한, 데이터 전송 요구 발행부(708)에 의해 전송 OFF로 되어 있는 그래픽스 전송 계의 비디오 처리부 및 라인 버퍼의 도작 클록은, 도 10의 그래픽스 처리계 클록 정지 제어부(802)에 의해 정지된다.

다음에, 호스트 CPU로부터, 그래픽스 테이블 데이터와 함께, 그래픽스 갱신명령이 발행된 경우에 대해 설명한다.

프로세서부(101)는 데이터 전송 요구 발행부(708)에 그래픽스 전송의 ON을 설정하여, 프레임 레이트 레지스터 (707) 의 정신 플래그(202)에 1을 세트한다. 이 때, 표시 동화상 데이터를 개신할 웹요가 없고, 표시 그래픽스 화상 테이터만 변경하고자 하는 경우에는, 데이터 전송 요구 발행부(708)에 동화상 전송의 OFF를 설정해 두면 휴다.

데이터 건송 요구 발행부(708)는 다음 프레임의 개시인 수직 동기 신호의 하강 시점에서, 갱신 플래그(202)를 체크하고, 또한, 그래픽스 건송이 ON에서, 동화상 건송이 OFF인 것이므로, 테이터 건송 요구 발행부(708)는 다음 프레임에서, 그래픽스 테이블 테이터만의 건송을 요구한다.

따라서, 다음 프레임에서는, 데이터 메모리(702)로부터 비디오 처리부(701)에 대해서는, 복호 화상(동화상) 데이터는 정송되지 않고, 그래픽스 테이블 데이터만이 전송된다.

전송된 그래픽스 테이블 테이터는, 비디오 처리부(701)내에서 표시 그래픽스 화상 데이터에 생성되어, 순차적으로, 그 래픽스 라인 버퍼(703)에 저장된다.

그래픽스 라인 버퍼(703)는 다음 수평 동기 신호의 불랭킹 기간에, 저장하고 있는 데이터를 그래픽스 프레임 메모리(705)로 한꺼번에 전송한다.

그리고, 수행 동기 신호의 블랭킹 기간 이외의 유효 기간으로 되면, 동화상 프레임 배로리(704)와 그래픽의 프레인 배 모리(705)로부터 순차적으로 태어터가 관득되고, 화상 배이터를 합성하기 위한 선택 회로를 거쳐서, ICD의 표시 타이 밍레 맞추어 슬립된다. 이 때, 동화상 전송이 OFF이기 때문에, 비디오 처리부(701)내의 동화상 처리계 및 동화상 라인 버피 (702)의 동작 플콕은, 프레임 레이트 레지스터 (707)내의 동화상 처리계 클록 경지 제어부(801)에 의해 클록이 정지된다.

이러한 실시에 4에 따른 화상 출력 장치에서는, 일정 주기로 테이터 전송 요구를 발행하여, 동화상 프레임 메모리(704) 및 그래픽스 프레임 메모리(705)에 저장되어 있는 표시 화상 테이터를 갱신해 두고, 표시 그래픽스 화상 테이터 등의 마로 갱신하고자 하는 화상이 발생한 경우, 프로세서부(101)가 프레임 레이트 레지스터(707)에 갱신 품레그를 설정하면, 동화상 레지스터 혹은 그래픽스 레지스터가 유효한 경우에만, 각각에 대용한 테이터 전송 요구를 발행하도록 했기때문에, 사용자의 조작과 테이터 표시까지의 지연을 축제 하여, 위화감이 없는 영상을 제공함과 동시에, 쓸데없는 동화상 테이터의 건송을 행하지 않고, 동화상 처리계 및 그래픽스 처리게의 동작 클록을 개개로 제어할 수 있기 때문에, 데이터 저속을 실행하지 않는 때에는 소비 전력을 사감할 수 있다.

또한, 동화상 프레일 메모리(704) 및 그래픽 프레일 메모리(705)의 전단에 동화상 라인 버퍼(702) 및 그래픽은 타인 버퍼(703)를 구비한 것보다. 표시 동화상 테이터와 표시 그래픽스 화상 테이터는 개계로 저장되어 있기 때문에, 양상 이 소실되게 되는 등의 흐트러워이 발생하지 않게 되고, 또한, 동화상 라인 버퍼(702) 및 그래픽스 라인 버퍼(703)에 저장되어 있는 테이터는, 화상 표시 장치로의 화상 출력 주기 신호증, 수행 동기 신호의 블랭킹 기간에, 동화상 라인 버퍼(703) 및 그래픽스 프런 바퍼(703)보우터 주단의 동화상 프레일 메모리(704) 및 그래픽스 프레인 메로리(705)로 비데이터 전송 행하고, 수행 동기 신호의 불맹킹 기간 이 등화상 프레일 메모리(704) 및 그래픽스 프레인 메모리(705)로 비데이터 전송 행하고, 수행 동기 신호의 불맹킹 기간 이 등화상 프레인 메모리(704) 및 그래픽스 프레인 메모리(705)로부터의 출력 테이터를 합성한 1 라인 분량의 화상 테이터를 후단의 화상 표시 장치에 출력하도록 했기 때문에, 프레일 메모리(제외 화상 표시 장치에 출력하도록 했기 때문에, 프레일 제임 메임에 메모리에서 화상의 합성 및 표시 가 가능하다 또한, 전속되어 온데 메이터를 바라가 가지의 프레일 지연을 합념 약 있다.

(실시예 5)

이하에 본 실시예 5에 따른 화상 출력 장치에 대해 도 9 및 도 10을 이용하여 설명한다.

도 9는 본 실시에 5에 따른 화상 출력 장치의 구성을 나타내고 있다. 또, 도 9에 있어서, 도 8과 동일 또는 상당하는 구성요소에 관해서는 동일한 부호를 이용하여, 그 설명을 생략한다. (7(11)는 동화 프레임 메모리이며, 표시 동화상 미터를 일시적으로 1 프레임 분량 저장하여, 해당 저장한 표시 동화상 데이터를 1 라인 단위로 출력한다. (7(12)는 그래픽스 프레임 메모리이고, 표시 그래픽스 화상 데이터를 일시적으로 1 프레임 분량 저장하여, 해당 저장한 표시 그래픽스 파상 데이터를 1 라인 단위로 출력한다. (7(3)는 동화상 라인 버피이며, 동화상 프레임 메모리(7(1)의 출력 데이터를 일시적으로 저장한다. (7(14)은 그래픽스 라인 버피이고, 그래픽스 프레임 메모리(7(12)의 출력 데이터를 일시적으로 저장한다.

다음에 본 실시예 5에 따른 화상 출력 장치의 동작에 대해 설명한다.

프로세서부(101)는 데이터 메모리(102)를 이용하여 화상의 복호 처리를 실행하여, 데이터 메모리(102)에 복호한 화상을 저장한다. 또, 호스트 CPU로부터 전송된 그래픽스 데이터도, 데이터 메모리(102)에 저장한다.

프로세시부(101)는 프레임 레이트 레지스터(707)에 복호 화상 레이트인 15½를 나타내는 값을 설정한다. 15½란, 도 4에 도시된 바와 같이, LCD의 수직 통기 신호를 기준으로 하면, 4 프레임에 한 번의 전송을 의미한다. 즉, 4 프레임에 한 번, 테이터 진송이 유효로 된다. 따라서, 프레임 레이트 레지스터(201)에는 3을 설정한다. 또한, 데이터 전송 요구 반행부(708)에는, 권송하고자 하는 데이터만 전송 ON으로 하도록 설정한다. 여기서는, 통상, 북호 화상(동화상)만의 표시를 상정하여, 동화상 전송 ON, 그래픽스 전송 OFF를 설정한다.

또한, 데이터 건송 요구 발행부(708)는, 전송이 유효로 되는 프레임으로 하면, 도 4에 도시된 바와 같이, LCD의 수착 동기 신호가 유효로 되는 1개 이전의 타이밍으로부터, 수평 동기 신호의 타이밍에 맞추어 테이터 건송 요구를 발행한다. 이 때 최소 요구는 동화상 저축한 행해지고, 그래픽스 건송은 행해지지 않는다. 이렇게 하여 전송되는 1 라인 분명의 통화상 데이터는, 수행 동기 선호의 불행정 기간 이외의 유효 기간에, 비디오 처리 부(701)내에서 스케일링 처리가 실시되고, QCIF(178×144)로부터 CIF(352×288) 사이스로 확대되며, 처리된 동화 상 데이터는, 표시 통화상 데이터로서 순차적으로, 동화상 크레임 메로리(711)에 저장된다. 동화상 프레임 메로리(71 1)에는, 1 프레임 분량(288 라인)의 통화상 데이터가 저장되어 있다. 그리고, 저장된 표시 동화상 데이터는, 다음 수행 문기 선호의 불행정 기간에, 1 라인 단원로, 동화상 라면 버피(713)에 한꺼센에 전송된다.

동화상 라인 버퍼(713)로부터는, 수평 동기 신호의 불행킹 기간 이외의 유효 기간에, 외부 LCD로, 동기 신호 및 화소 총력 타이밍에 망추어 출력된다.

에컨데, 휘도 테이터는 동화상 프레일 메모리(711)로부터 통화상 라인 버케(713)에 라인마다 관득되어, LCD에 출력 닌다. 그러나, 색차 데이터는 우수 라인만, 동화상 프레임 메모리(711)로부터 1 라인 분량의 테이터를 분득하여, 통화 상 라인 버페(713)에 진송하고, 기수 라인에서는, 동화상 라인 버페(713)에 저장되어 있는 이건 라인의 색차 데이터를 출력한다. 이와 같이 함으로써, 동화상 프레임 메모리(711)내에 저장되어 있는 4:2:0 포맷의 화상을 4:2:2로 변 화하여 LCD에 슬력하다.

그리고, 15Hz의 전송 주기 이외에서는, 동화상 프레임 메모리(711)로의 기록은 행해지지 않고, 동화상 프레임 메모리(711)로부터 동화상 라인 버퍼(713)를 거쳐서, LCD에 대해 화상 데이터가 반복하여 출력된다.

또한, 15Hz의 전송 주기 이외에서 또한, 테이터 전송 요구 발행부(708)에 의해서 OFF로 되어 있는 그래픽스 전송계의 비디오 처리부(701)의 동작 플록은, 도 10의 그래픽스 클록 정지 제어부에 의해 정지된다.

다음에, 호스트 CPU로부터, 그래픽스 테이블 데이터와 함께, 그래픽스 갱신명령이 발행된 경우에 대해 설명한다.

프로세서부(101)는 비디오 처리부(701)내의 데이터 전송 요구 발행부(708)에 그래픽스 전송 ON을 설정하고, 프레임 레이트 레지스터(707)의 갱신 플래그(202)에 1을 세트한다. 이 때, 표시 동화상 데이터를 갱신할 필요가 없고, 표시 그래픽스 화상 데이터만 변경하고자 하는 경우에는, 데이터 전송 요구 발행부(708)에서 동화상 전송을 OFF로 하면 좋

따라서, 다음 프레임에서는, 테이터 메모리(102)로부터 비디오 처리부(701)에 대해서는, 동화상 테이터는 전송되지 않고 그래픽스 테이블 테이터만이 전송된다

전송된 그래픽스 데이터는, 비디오 처리부(701)내에서 표시 그래픽스 화상 데이터에 생성되어, 순차적으로 그래픽스 프레임 메모리(712)에 저장된다.

동화상 프레임 메모리(711)와, 그래픽스 프레임 메모리(712)로부터는, 다음 수평 동기 신호의 불행킹 기간에, 1 라인 분량의 테이터가 각각 관독되고, 동화상 라인 버퍼(713)와 그래픽스 라인 버퍼(714)에 각각 한꺼번에 전송된다.

여기서, 동화상 테이터의, 그래픽스 화상 테이터의 포맺이 동일한 경우(에컨데, Y, Cb, Cr커리, R, G, B커리 등), 수행 것인의, 유효 기간로 되면, 동화상 라인 버피(713) 및 그래픽스 라인 버괴(714)로부터 순차적으로 데이터가 판독 되고, 합성을 위한 선택 회로를 거쳐서 LCD의 표시 타이맹에 따라서 출력된다.

또한, 포맷이 일치하지 않는 경우에는, 선택 회로를 거치지 않고, 후단의 처리 회로에, 개개로 화상 테이터를 출력한다. 이 때, 동화상 진송이 OFF이기 때문에, 테디오 처리부(701)내의 동화상 처리계의 동작 클록은, 프레임 레이트 레지스 터부(707)내의 동화상 처리게 결목 정기 제어부(801)에 의해서 클록이 정지된다. 이러한 실시에 5에 따른 화상 출력 장치에서는, 일정 주기로 테이터 전송 요구를 발행하여, 동화상 프레일 메모리 (704) 및 그래픽스 프레일 메모리 (705)에 저장되어 있는 표시 화상 테이터를 개신해 두고, 그래픽스 화상 테이터 등의 바로 개신하고자 하는 화상이 발생한 경우, 프로세서부(101)가 프레일 레이트 레지스터 (707)에 갱신 끝래그를 설정하면, 동화상 레지스터 혹은 그래픽스 레지스터가 유효한 경우에만, 각각에 대응한 테이터 전송 요구를 발행하도록 했기 때문에, 사용자의 조작과 테이터 표시까지의 지언을 작게 하여, 위화감이 없는 영상을 제공함과 동시여, 쓸데없는 동화상 테이터의 건송을 행하지 않고, 동화상 처리게 및 그래픽스 처리게의 동작 클록을 개개로 제어할 수 있기 때문에, 테이터 저속을 실행하지 않는, 때에는 소비 전력을 삭각함 수 있다.

또한, 동화상 프레임 메모리(711) 및 그래픽스 프레임 메모리(712)의 후단에 동화상 라인 버퍼(713) 및 그래픽스 라 인 버퍼(714)를 구비함으로써, 프레임 메모리로부터의 관독 타이밍 제어, LCD의 표시 타이밍에 맞춘 출력 제어가 용 이하고, 묘시 동화상 테이터와 표시 그래픽스 화상 테이터가 개개로 자장되어 있기 때문에, 영상이 소실되게 되는 등의 호트러짐은 발생하지 않고, 또한, 이전 라인과 동일한 테이터를 반복하여 흘러하는 경우, 매회 프레임 메모리(711, 71 2)에 액세스할 필요가 없고, 프레임 메모리(711, 712)의 소비 전력을 저감할 수 있다.

또한, 이천 라인의 수평 동기 신호의 유효 기간에, 1 라인 분량의 표시 화상 테이터의 프레임 메모리(71], 712)로의 테이터 기록을 실행하고, 수평 동기 신호의 불행킹 기간에, 한꺼번에 1 라인 분량의 테이터를 라인 버피(713, 714)에 천송하여, 수평 동기 신호의 유효 기간에 LCD로 화상 테이터를 출력함으로써, 전송되어 온 테이터를 표시하기까지의 프레임 지연을 격게 할 수 있다.

(실시예 6)

이하에, 본 실시예 6에 따른 화상 출력 장치에 대해 도 4 및 도 11을 이용하여 설명한다.

도 11은 본 실시예 6에 따른 화상 출력 장치의 블록도이다. 또, 도 11에 있어서, 도 8과 동일 또는 상당하는 구성요소 에 대해서는 도일한 부호를 이용하여, 그 설명을 생략한다.

(901)은 동화상 프레임 메모리로, 수팽 동기 신호의 블랭킹 기간 이외의 유효 기간에, 1 라인 분량의 표시 동화상 테이터를 1 프레임 분량(288 라인 분항) 저장한다. (902)는 그래씨스 프레임 메모리로, 수팽 동기 신호의 불랭킹 기간 이외의 유효 기간에, 1 라인 분량의 표시 그래픽스 파상 데이터를 1 프레임 분량(288 라인 분항) 저장한다. (903)는 동화상 프레임 메모리(901) 및 그래픽스 프레임 메모리(902)로부터의 출력 데이터를 합성하여, 1 라인 분량의 테이터를 저장해 두는 라인 버피로, 수팽 동기 신호의 불랭킹 기간에, 각 프레임 메모리보부터 각각 테이터가 관득되고, 합성을 위한 서리 했음을 통해서, 라인 바퍼(933)에 자장된다.

또한, 라인 버퍼(903)로부터는, 수평 동기 신호의 불행킹 기간 이외의 유효 기간에, LCD의 동기 신호 및 화소 표시 타 이识에 맞추어, 데이터가 출력되도록 되어 있다.

또, 실시예 6는 실시예 4와 거의 동일하기 때문에, 공통하는 부분에 관한 설명은 생략한다.

다음에, 본 실시예 6에 따른 화상 출력 장치의 동작에 대해 설명한다.

실시에 4에서 설명한 바와 같이, 데이터 메모리(102)로부터 전송된 동화상 테이터와 그래픽스 테이블 데이터는, 비디 오 처리부(701)에서 각각 처리된다. 프로세서부(101)는 프레임 레이트 레지스터(707)에, 복호 화상 레이트인 15批글 나타내는 값을 설정한다. 또한, 데이터 전송 요구 발행부(708)에는, 전송하고자 하는 테이터만 전송 ON으로 하도록 설 정한다. 여기서는, 통상, 동화상만의 표시를 상정하여, 동화상 전송 ON, 그래픽스 전송 OFF를 설정한다. 또한, 데이터 전송 요구 발행부(708)는, 전송이 유출로 되는 프레임으로 하면, 도 4에 도시된 바와 같이, LCD의 수직 동기 신호가 유효로 되는 1개 이전의 타이밍으로부터, 수평 동기 신호의 타이밍에 맞추어 떼이터 전송 요구를 발행한다. 이 때, 데이터 전송 요구는, 동화상 데이터만 행해지고, 그래픽스 데이터의 전송은 행해지지 않는다.

이렇게 하여 건송되는 1 라인 분량의 동화상 테이터는, 수팽 동기 신호의 불행경 기간 이외의 유효 기간에, 비디오 처리 부(701) 내에서 스케일링 처리가 실시되고, QCIF(176×144) 모부터 CIF(352×28) 사이즈로 확대된다. 그리고, 저 리된 동화상 대이터는, 표시 동화상 데이터로서 순차적으로, 동화상 프레일 메모리(201)에 제장된다. 그리고, 동화상 프레임 메모리(201)에 제장된다. 그리고, 동화상 프레임 메모리(901)에 제장된다. 그리고, 동화상 프레임 메모리(901)에 제장된다. 그리고, 동화상 및 트웨임 메모리(901)로 함께 나라 하는 사람이 되는 사람이 되었다. 다음 수행 동기 신호의 불행경 기간에, 라인 비폐(903)로 한에 반에 신송된다. 라인 비폐(903)로부터는, 수백 동기 신호의 불행경 기간 이외의 유효 기간에, 외부 LCD로, 동기 신호 및 참소 출력 타이망에 맞추어 출력된다.

또한, 15½의 전송 주기 이외에서는, 동회상 프레임 메모리(901)로의 기록은 행해지지 않고, 동화상 프레임 메모리(9 01)로부터 라인 버퍼(903)를 거쳐서, LCD에 대해 화상 테이터가 반복하여 출력된다.

또한, 실시에 4와 마찬가지로, 비디오 처리부(701)의 동작 클록은, 그래픽스 처리계 클록 정지 제어부(802)에 의해 정 지되다.

다음에, 호스트 CPU로부터, 그래픽스 테이블 데이터와 함께, 그래픽스 갱신명령이 발행된 경우에 대해 설명한다.

프로세서부(101)는 테이터 전송 요구 발행부(708)에 그래픽스 전송 ON을 설정하여, 프레임 레이트 테지스터(707)의 갱신 플래그(202)에 1을 세트한다. 이 때, 표시 중화상 베이터를 갱신할 필요가 없고, 표시 그래픽스 화상 테이터만 번 정하고자 하는 경우에는, 테이터 전송 요구 발행부(708)에서 동화상 전송을 OFF로 하면 좋다.

따라서, 다음 프레임에서는, 데이터 메모리(102)로부터 비디오 처리부(704)에 대해서는, 동화상 데이터는 전송되지 않고, 그래픽스 테이블 데이터만이 전송된다. 그리고, 전송된 그래픽스 테이블 데이터는, 비디오 처리부(701)나에서 표시 그래픽스 화상 데이터에 생성되어, 순차적으로 그래픽스 프레임 메모리(902)에 저장된다. 또, 표시 동화상 데이터 및 표시 그래픽스 회상 데이터는 개개로 저장되어 있기 때문에, 영상이 소실되게 되는 등의 흐트러짐은 발생하지 않는다.

동화상 프레임 메모리(901) 및 고래픽스 프레임 메모리(902)로부터는 다음 수평 동기 신호의 불행칭 기간에, 1 라인 분량의 표시 화상 테이터가 각각 판독되고, 데이터를 합성하는 선택 회로를 거쳐서, 라인 버피(903)로 전송된다. 그리 고, 수평 동기 신호의 불행경 기간 이외의 유효 기간으로 되면, 라인 버퍼(903)로부터 순차적으로 데이터가 판독되고, LCD의 표시 타이밍에 맞추어 출력된다. 이 동안, 동화상 전송이 OFF이기 때문에, 비디오 처리부 (701)내의 동화상 처리계의 동작 물목은, 프레임 레이트 레지스터 (707)내의 동화상 처리계 클목 경지 제어부(801)에 의해서 클목이 경지 된다.

이러한 실시에 6에 따른 화상 출력 장치에서는 일정 주기로, 데이터 전송 요구를 발행하고, 통회상 프레임 메모리(70 4) 및 그래픽스 프레임 메모리(70 5)에 저장되어 있는 표시 화장 데이터를 갱신해 두며, 그래픽스 화상 데이터 등의 바로 갱신하고자 하는 화상이 발생한 경우, 프로세시부(101)가 프레임 레이트 레지스터 (707)에 갱신 등래그를 설정하는 통화상 레지스터 혹은 그래픽스 레지스터가 유효한 경우에만, 각각에 대응한 데이터 전송 요구를 발행하도록 했기 때문에, 사용자의 조작과 데이터 표시까지의 지언을 적게 하여, 위화장이 없는 영상을 제공함과 동시에, 쓸데없는 동화상 데이터 건송을 행하지 않고, 동화상 처리게 및 그래픽스 처리게의 동작 클록을 개개로 제어할 수 있기 때문에, 데이터 건송을 생하지 않는 때에는 소비 전력을 삭감할 수 있다.

또한, 동화상 프레임 메모리(901) 및 그래픽스 프레임 메모리(902)의 후단에, 1개의 라인 버피(903)를 마련함으로써, 화상 표시 장치로의 화상 출력 주기 신호충, 수평 동기 신호의 불행경 기간 이외의 기간에, 동화상 프레임 메모리(901) 및 그래픽스 프레임 메모리(902)에 화상 테이터를 가득하고, 수평 동기 신호의 불행경 기간에, 동화상 프레임 메모리(901) 및 그래픽스 프레임 메모리(902)의 각 출택 테이터의 1 라인 분명을 합성하여 라인 버피(903)에 전송하고, 수평 동기 신호의 불행경 기간에, 동화상 프레임 메모리(901) 및 그래픽스 프레임 메모리(901) 및 그래픽스 트레임 메모리(901)의 가장에 가진 하는 의학 사이트를 늘려하는 됐기 때 문에, 전송인 화상 테이터를 들려하는 됐기 때 문에, 전송인 화상 테이터를 돌려하는 됐기 때 문에, 전송인 화상 테이터를 들려하는 됐기 때 문에, 전송인 화상 대이터를 들려하는 자리에 가지의 프레임 지연을 없면 수 있고, 또한 프레임 메모리로부터의 관독 타이밍, 및 화상 표시 장치로의 보시 타이밍을 용이하게 제어하여, 프레임 메모리(901, 902)의 가동 시간을 최소한으로 해서 소비 전력을 사각함 수 있다.

(실시예 7)

이하에, 본 실시예 7에 따른 화상 출력 장치에 대해 도 4 및 도 12를 이용하여 설명한다.

도 12는 본 실시에 7에 따른 화상 출력 장치의 구성을 나타내는 블록도이다. 도 12에 있어서, 도 11과 동일 또는 상당하는 구성요소에 관해서는 동일한 부호를 이용하여, 그 설명을 생략한다.

(904)는 동화상 라인 버피이고, 표시 동화상 데이터의 1 라인 분량을 일시적으로 저장한다. (905)는 그래픽스 라인 버 파이며, 표시 그래픽스 화상 테이터의 1 라인 분량의 테이터를 일시적으로 저장한다. (906)는 동화상 프레임 메모리이 고, 동화상 라인 버피(904)의 출력 테이터를 일시적으로 1 프레임 분량 저장한다. (907)는 그래픽스 프레임 메모리이 대 가례픽스 라이 바피(905)의 출력 테이터를 임시적으로 1 프레임 분량 저장한다.

다음에 실시예 7에 따른 화상 출력 장치의 동작에 대해 설명한다.

프로세서부(101)는 데이터 메모리(102)를 이용하여 화상의 복호 처리를 실행하여, 데이터 메모리(102)에 복호한 화상용 저장한다. 또한, 호스트 CPU로부터 전송된 그래픽스 테이털 데이터도, 데이터 메모리(102)에 저장한다.

프로세서부(101)는 프레임 레이트 레지스터(707)에, 복호 화상 레이트인 15kk를 나타내는 값을 설정한다. 15kk란, 도 4에 도시된 바와 같이, LCD의 수직 동기 신호를 기준으로 하면, 4 프레임에 한 번의 전송을 의미한다. 즉, 4 프레임에 한 번의 전송을 의미한다. 즉, 4 프레임에 한 번의 대통안 이유효로 된다. 따라서, 프레임 레이트 레지스터(201)에는 3을 설정한다. 또한, 테이터 전송 요구 발행부(708)에는, 전송하고자 하는 테이터만 전송 ON으로 하도록 설정한다. 여기서는, 통상, 복호 화상(동화상)만의 표시를 상정하여, 동화상 전송 ON, 그래픽스 전송 OFF를 설정한다.

또한, 데이티 전송 요구 발행부(708)는, 전송이 유효로 되는 프레임으로 하면, 도 4에 도시된 바와 같이, LCD의 수적 동기 신호가 유효로 되는 1개 이전의 타이밍으로부터, 수팽 동기 신호가 제시 타이밍에 맞추어 데이터 전송 요구를 발 행하다. 이 때 경송 요구는 동화상 데이터만 했해지고, 그래곤신 데이터의 전송은 행해지지 않는다.

이렇게 하여 전송되는 1 라인 분량의 동화상 데이터는, 수행 동기 산호의 불행정 기간 이외의 유효 기간에, 비디오 처리 부(701)내에서 스케일링 처리가 실시되고, QCIF(176×144)로부터 CIF(352×288) 사이즈로 확대된다. 처리된 동화 상 테이터는 표시 동화상 데이터로서 순차적으로 통화상 라인 버팽(904)에 저장된다.

동화상 라인 버퍼(904)에 저장된 1 라인 분량의 표시 동화상 데이터는, 수평 통기 신호의 블랭킹 기간의 전반에, 한꺼 번에 동화상 프레임 메모리(906)에 저장된다.

그리고, 수평 동기 신호의 불량킹 기간의 후반에는, 동화상 프레임 메모리(906)에 저장된 표시 동화상 데이터를 후단 의 라인 버퍼(903)에 한꺼번에 전송한다. 라인 버퍼(903)로부터는, 수평 동기 신호의 불행킹 기간 이외의 유효 기간에, 외부 LCD로, 동기 신호 및 화소 출력 타 이민에 당추어 출력된다.

또, 15½의 전송 주기 이외에서는, 동화상 프레임 메모리(906)로의 기록은 행해지지 않고, 동화상 프레임 메모리(90 6)에 저장된 표시 화상이 라인 버퍼(903)를 거쳐서, LCD에 대해 화상 데이터가 반복하여 출력된다.

또한, 15½의 전송 주기 이외에서 또한, 테이터 전송 요구 발맹부(708)에 의해서 OFF로 되어 있는 그래픽스 전송계의 비디오 처리부(701) 및 라인 버피(903)의 동작 클록은, 그래픽스 클록 정지 제어부(802)에 의해 정지된다.

다음에, 호스트 CPU로부터, 그래픽스 테이블 데이터와 함께, 그래픽스 갱신 명령이 발행된 경우에 대해 설명한다.

프로세서부(101)는 테이터 전송 요구 발행부(708)에 그래픽스 전송 ON을 설정하여, 프레임 레이트 레지스터(707)의 갱신 플래그(202)에 1을 세트한다. 이 때, 표시 통화상 테이터를 갱신할 필요가 없고, 표시 그래픽스 화상 테이터만 번 정하고자 하는 경우에는, 데이터 전송 요구 발행부(708)에서 동화상 전송을 OFF로 하면 좋다. 이 때, 그래픽스 전송은 ON 그대로인 정으로 한다.

데이터 전송 요구 발행부(708)는 다음 프레임의 개시인 수직 동기 신호의 하장 시점에서, 갱신 플래그를 체크하고, 그 래픽스 전송이 ON에서, 또한, 동화상 전송이 ON인 것이므로, 다음 프레임에서, 동화상 데이터와 그래픽스 테이블 데이 담 양쪽의 전송을 요구한다. 따라서, 다음 프레임에서는, 데이터 메모리(102)로부터 비디오 처리부(701)에 대해서는, 도하상 데이터 및 그래픽스 테이터가 처속된다.

이렇게 하여 전송된 1 라인 분량의 동화상 테이터는, 수평 동기 신호의 볼랭킹 기간 이외의 유효 기간에, 비디오 처리부 (701)내에서 스케일링 저리가 싫시되고, QCIF (176×144)로부터 CIF (352×288) 사이즈로 확대되어, 표시 동화상 테이터로서 순차적으로, 동화상 라인 버의 영안에서 저장된다.

또한, 그래픽스 테이블 데이터는, 비디오 처리부(701)내에서 그래픽스 화상 데이터에 생성되어, 순차적으로, 그래픽스 라이 버퍼 (905)에 저장된다.

동화상 라인 버피 (904) 및 그래픽스 라인 버피 (905) 로부터는, 수평 동기 신호의 불평킹 기간의 천반에, 동화상 프레임 에모리 (906) 및 그래픽스 프레임 데필드(907)에 한지번에 전충된다. 이 때, 표시 동화상 데이터와 표시 그래픽스 화상 데이터가 게게로 자장되어 있기 때문에, 영상이 소설되게 되는 등의 흐트러짐은 발생하지 않는다.

또한, 수평 동기 신호의 불랭킹 기간의 후반에서, 동화상 프레임 메모리(906) 및 그래픽스 프레임 메모리(907)로부터라인 버피(903)에, 표시 동화상 테이터와 표시 그래픽스 화상 테이터를 합성한 표시 화상 테이터가 저장된다.

수평 동기 신호의 유효 기간으로 되면, LCD의 표시 타이밍에 맞추어, 라인 버펴(903)로부터, 합성된 표시 화상 데이터 는 1 라인 단위로 순차적으로 출력된다.

이러한 실시에 7에 따른 화상 출력 장치에서는, 일정 추기로 태이터 접송 요구를 반행하고, 동화상 프레임 메모리(705)에 및 그래픽스 프레임 메모리(705)에 저장되어 있는 표시 화상 테이터를 갱신해 무며, 그래픽스 화상 테이터 등의 바로 갱신하고자 하는 화상이 반생한 경우, 프로세서부(101)가 프레임 레이트 테시스터(707)에 갱신 플래그를 설정하면, 동화상 레지스터 혹은 그래픽스 레지스터가 유효한 경우에만, 각각에 대응한 테이터 전송 요구를 발행하도록 했기 때문에, 사용자의 조작과 데이터 표시까지의 지연을 적게 하여, 위화감이 없는 명상을 제공함과 동시에, 쓸데없는 동화상 테이터 건송을 행하지 않고, 동화상 처리게 및 그래픽스 처리계의 동작 클록을 개개로 제어할 수 있기 때문에, 테이터 전송을 생하지 않는 때에는 소비 전력을 삭감할 수 있다.

또한, 동화상 프레임 메모리(906) 및 그래픽스 프레임 메모리(907)의 전단에 동화상 라인 버피(904) 및 그래픽스 라

인 버려 (905)를 마련하여, 프레임 메모리(906, 907)로의 기록 타이밍 제어가 용이하게 되고, 또한, 프레임 메모리도 1개로 화상의 합성, 표시를 실현할 수 있고, 또한, 후단에도 1개의 라인 버려(903)를 마련하여, 수평 동기 신호의 불 맹킹 기간에, 표시 동화상 테이터와 표시 그래픽스 화상 테이터를 합성하여 라인 메딩(903)에 저장해 둠으로써 각 프 레임 메모리(906, 907)의 기동 시간을 최소한으로 하여, 소비 전력을 저긴할 수 있다.

또한, 수평 동기 신호의 블랭킹 기간의 선반에, 한꺼반에 1 라인 분량의 표시 화상 테이터를 프레임 메모리(906, 907) 에 저장해 두고, 수평 동기 신호의 블랭킹 기간의 후반에 라인 버퍼로 데이터를 전송함으로써, 전송되어 온 테이터를 표 시하기까지의 트레임 지연을 작게 할 수 있다.

또한, 본 실시에 7에 있어서, 수평 동기 신호의 불행정 기간의 전반(前半)에 프레임 메로리로의 표시 화상 데이터의 기육을 행하고, 수평 동기 신호의 불행정 기간의 후반(後半)에 프레임 메로리로부터 라인 버퍼로의 데이터 전송을 행하는 경우에 대해서 나타냈지만, 이것파는 반대로, 수평 동기 신호의 불행정 기간의 후반에 프레임 메로리로에 대리터 군양 등에 전송의 함행정 기간의 후반에 프레임 메로리로에 대리터 기독을 행하여, 1 라인 바로 앞의 타이밍에서 표시 화상 데이터를 프레임 메모리에 입력하고, 다음 라인의 타이밍에서 생기표시 화상 데이터의 1 라인 후의 표시 화상 데이터를 프레임 메모리로부터 출력하고록 해도, 본 실시에 7과 마찬가지의 효과를 얻는다.

(실시예 8)

이하, 본 실시예 8에 따른 화상 출력 장치에 대해 도 13을 이용하여 설명한다.

도 13은 본 실시에 8에 파른 화상 출력 장치의 구성을 나타내는 불록도이다. 도 13에 있어서, (131)는 프로세시부이고, 장치 전체를 제어한다. (132)는 데이터 데모리이며, 동화상 테이터나 그래픽스 테이블 데이터 등의 화상 데이터를 저 장한다. (133)는 데이터 전송 제어부이고, 데이터 데모리(132)와 테디오 처리부(134) 사이의 데이터 전송을 제어한 다. (134)는 비디오 처리부이고, 데이터 메모리(132)보부터 화상 데이터에 대해, 스케일링 처리나 그래픽스 생성 처리 못의 화상 처리를 했하여 표시 동화상 테이터나 표시 그레엑스 화상 데이터 등의 표시 화상 데이터를 생성한다.

다음에, 삿기 구섯을 갖는 화상 출력 장치의 동작에 대해 설명한다.

프로세시부(131)는 호스트 CPU로부터 전송된 동화상 부호화 테이터를 데이터 메모리(132)를 이용하여 복호 처리해 서, 데이터 데모리(132)에 동화상 데이터를 거장한다. 또한, 호스트 CPU로부터 전송된 그래픽스 테이블 데이터도 데 이터 메모리(132)에 거장한다.

수평 동기 신호 발생기(141) 및 수직 동기 신호 발생기(142)는 프로세서부(131)에 대해, 동기 신호의 타이밍에서, H sync 인터럽트 신호 및 Vsync 인터럽트 신호를 발생하고 있다.

프로세서부 (131)는 Vsync 인터럽트 신호의 입력에 의해, 데이터 전송 요구의 발생 간격을 리세트하기 위해서, Hsyn c 인터립트 신호의 발생 회수의 계속(라인 카운트)을 리세트한다. 이후, Hsync 인터럽트 신호가 발생할 때마다. 발생 회수를 가운 무성하다

그리고, 프로세서(131)는 도 14에 도시된 바와 같이, 라인 8의 Hsymc 인터럽트 신호가 입력된 경우, 데이터 전송 제어부(133)에 데이터 전송 요구를 발행한다. 어기서, 데이터 전송 요구는 동화상 데이터만 표시하는 것이면, 동화상 데이터만의 요구를 행하고, 그래픽스 화상 데이터만 표시하는 것이면, 그래픽스 데이터만의 요구를 행하다. 또한, 최종단에서 합성하여 울막하기 위해서, 안쪽의 데이터가 필요한 경우에는, 동화상 데이터 및 그래픽 데이블 데이터를 전송하기 위해 보다는 기를 받해한다.

프로세서부(131)는 라인 297의 Hsync 인터럽트 신호가 입력될 때까지, 테이터 전송 요구를 계속 발행하여, 라인 29 8의 Hsync 인터털트 신호가 입력되면, 테이터 전송 요구를 발행하지 않는다. 다시, Vsync 인터럽트 신호가 입력되면, 라인 카운트를 리세트하고, 다음 프레일 기간에, 동화상 부호화 테이터의 북호 처리가 완료하고 있거나, 또는, 그래픽스 테이터를 갱신하고자 하는 경우에는, 다시 Hsync 인터럽트 신호의 발생 회수를 카운트업하여, 테이터 진송 요구를 발 행한다. 그러나, 다음 프레임 기간에서 화상 테이터를 전송하지 않는 경우(동화상 테이터가 존재하지 않는 경우, 또는 갱신하는 그래픽스 테이터가 있는 경우)에는, Hsync 인터럽트 신호의 발생 최수의 카운트업을 행하지 않고, 데이터 전송 용 요구도 발행하지 않는다.

전송된 동화상 테이터 및 그래픽스 테이블 레이터는, 다음 라인에서 비디오 처리부(134)에 의해, 필요에 따라서, 스케 일렁 처리나 그래픽스 생성 처리, 노이즈 제거 처리, 화상 포켓 변환(RGB 변환, 4 : 2 : 2 변환) 등의 화상 처리가 실시 되고, 표시 동화상 테이터 및 표시 그래픽스 화상 테이터로서 수시, 제 1 동화상 라인 버퍼(135) 및 제 1 그래픽스 라 인 버퍼(136)에 기록한다.

그리고, 다음 라인의 수평 동기 신호의 불맹킹 기간의 전반에서, 동화상 프레임 메모리(137) 및 그래픽스 프레임 메모리(138)에 버스트 전송한다.

계속해서, 동일한 수평 동기 신호의 불행정 기간의 후반에서는, 동화상 프레임 메모리(137) 및 그래픽스 프레임 메모리(138)로부터 제 공동화상 라인 버퍼(139) 및 제 2 그래픽스 라인 버퍼(130)에 전송하고, 불행정 기간 종료 후, 표시 동화상 테이터와 표시 그래픽스 화상 테이터를 합성하여, LCD에 출력한다. 이와 같이 하면, 화상 표시까지의 지연을 작게 할 수 있다.

또한, 프로세서부(131)가 화상 테이터 전송 요구를 발행하지 않는 프레임에서는, 이전 프레임 기간에, 동화상 프레임 메모리(137) 및 그래픽스 프레임 메모리(138)에 제칭된 표시 화상 테이터가 각각, 제 2 라인 버퍼(139) 및 제 2 그래 필스 라의 버뢰(130)는 첫청서 1CP에 총력된다.

이러한 실시에 8에 따른 화상 흘려 장치에서는, 일정 주기 인터립트 발생부(140)로부터 정기적으로 발생되는 동기 신호의 인터럽트 신호를 이용하여, 프로세시부(131)가 배이터 메모리(132)로부터 비디오 처리부(134)로의 화상 테이터 진축으로 이어함으로써, 프로세시부(131)에 의해 배이터 전축을 일관 관리할 수 있는 것 이외에, 개발의 어떠한 단계에서도 전송 패턴이 변경 가능하고, 특히, 시스템 완성 후에도 변경 가능하기 때문에, 프웨임 레이트를 자유롭게 프로그램할 수 있어, 경신 패턴의 자유도가 증가한다. 또한 포로그램에 의해 화상 프레임의 갱신을 제어하기 때문에, 하드웨어의 설치와 완료한 후에도, 장신이 가능하게 되고, 설계의 용어성이 항상하여, 자유도도 항상한다.

또한, 동화상 프레임 메모리(137) 및 그래픽스 프레임 메모리(138)의 전단에 제 1 동화상 라인 버펴(135) 및 제 1 그 래픽스 라인 버퍼(136)를 마련하고, 후단에 제 2 동화상 라인 버펴(139) 및 제 2 그래픽스 라인 버펴(130)를 마련함 으로써, 프레임 메모리(137, 138)에 지장하고 있는 화상 테이터가 바로 표시 가능하기 때문에, 지연이 적은 화상 표시 를 실험할 수 있음과 동시에, 다음 프레임의 테이터를 저장해 돌 수 있다.

또한, 대용량의 프레임 메모리는 볼랭킹 기간의 제 1, 제 2 라인 버퍼의 데이터 입출력시에만 동작하기 때문에, 클록 정 지 등에 의해, 동작을 정지시킴으로써 소비 전력을 제참시킬 수 있고, 또한, 화상 테이터 전송이 발생하지 않는 경우(비 디오 처리부가 동작하지 않는 경우)에는, 제 1 라인 버퍼를 정지시키며, 또한 대용량의 프레임 메모리는, 제 2 라인 버 피에 전송하는 수평 동기 신호의 불맹킹 기간에만 동작할 필요가 없기 때문에, 소용량의 제 2 라인 버퍼만 화상 데이터 출력시에 동작하면 좋고, 라인 버퍼 및 프레임 메모리의 플록을 정시하는 것에 의해, 저소비 출력화를 실현할 수 있다.

또, 본 실시에 8에 있어서, 프레임 메모리를 구비한 액정 표시 장치 등의 화상 표시 장치를 사용하는 경우, 비디오 처리 부(134)의 흘력 또는 제 1 라인 버피(135, 136)의 출택을 화상 표시 장치에 직접 입력하는 구성으로 할 수 있어. 보 다 놓으 음과를 방화할 수 있다.

또한, 본 실시에 8에 있어서, 수평 동기 신호의 불맹칭 기간의 전반에 프래일 메모리로의 표시 화상 테이터의 기록을 행하고, 수평 동기 신호의 불맹칭 기간의 후반에 프레일 메모리로부터 라인 바퍼로의 테이터 권송을 행하는 경우에 대해 서 나타냈지만, 이것과는 반대로, 수평 동기 신호의 불맹칭 기간의 후반에 타인 버퍼로의 데이터 권송을 행하고, 수평 동기 신호의 불맹칭 기간의 후반에 타인 버퍼로의 데이터 권송을 행하고, 수평 동기 신호의 불맹칭 기간의 후반에 프레일에 보리로의 테이터 기록을 행하여, 1 라인 바로 앞의 타이팅에서 표시 화상 데이터를 프레임 메모리면 일찍하고, 다음 라인의 타이팅에서 상기 표시 화상 데이터의 1 라인 후의 표시 화상 테이터를 프레임에 밀리로부터 출범하고, 다음 라인의 타이팅에서 상기 표시 화상 데이터의 1 라인 후의 표시 화상 데이터를 프레임에 밀리로부터 출범하도록 해도, 본실시에 화가 마찬가지의 효과를 얻는다.

밝명의 효과

본 발명의 제 1 특징에 따른 화상 출력 장치에 의하면, 화상 테이터를 저장하는 테이터 메모리와, 상기 화상 테이터에 대해서 화상 처리를 행하여 표시 화상 테이터를 생성하는 비디오 차리부와, 상기 베이터 메모리와 상기 비디오 거리사이의 테이터 전송을 제어하는 테이터 전송 제어부와, 상기 표시 화상 메이터를 인시적으로 지장하고, 일정 주기로 화상 표시 장치로 흘럭하는 흘럭 테이터 지장부와, 장치 전체를 제어하는 시스템 제어부를 구비한 화상 흘릭 장치로서, 상기 시스템 제어부가 상기 출력 베이터 저장부와, 장치 전체를 제어하는 시스템 제어부를 구비한 화상 흘릭 장치로서, 상기 시스템 제어부가 상기 출력 베이터 전상 보수에 자장되어 있는 상기 표시 화상 테이터를 전신하기 위한 갱신 지시를 한 경우에만 일정 테이터 단위로 상기 테이터 건송을 실행하도록 테이터 전송 요구를 발행하는 테이터 전송 요구 제안 함께 로를 구비합으로써, 프레임 갱신 테지스터에 갱신 플레그가 세트런 경우에만 테이터 건송이 행해지기 때문에, 필요로하는 최소한의 테이터 객신이 행해지게 되어, 쓸데없는 전송이 없어지고, 그 결과, 소비 전략을 저강할 수 있고, 또한 갱신 플레그를 설정함으로써 자동적으로 또한 바로 테이터 전송을 개시할 수 있다 때문에, 중래와 같이 시스템 제어부에 일하는 복하는 제어가 필요요계 되고, 또한 지연없어, 바로 화상 테이터를 갱신할 수 있다.

본 발명의 제 2 특징에 따른 화상 출력 장치에 의하면, 제 1 특징에 따른 화상 출력 장치에 있어서, 상기 데이터 전송 요구 제어 최로는 정기적으로 상기 데이터 전송 요구를 발행하는 데이터 전송 요구 발행부와, 상기 데이터 전송 요구의 발행 주기를 결정하는 프레임 레이트 레시크터를 구비하며, 상기 데이터 전송 요구 발행부는 상기 시스템 제어부에 의 해 상기 프레임 레이트 레지스터에 갱신 플래그가 설정된 경우, 상기 프레임 레이트 레지스터에 설정된 상기 발행 주기 에 관계없이, 상기 데이터 전송 요구의 발행 개시 판단 타이밍에서, 바로 상기 데이터 전송 요구의 발행을 개시하도록 하였기 때문에, 경기적인 데이터 전송 요구를 발행하는 주기를 유지한 채 불규칙한 테이터 전송 요구를 바로 발행할 수 있다. 본 발명의 체 3 특정에 따른 화상 출력 장치에 의하면, 체 2 특정에 따른 화상 출력 장치에 있어서, 상기 프메임 레이트 레지스터는, 상기 테이터 전송 요구의 발행 게시 판단 타이빙마나 가운트를 행하는 가운터를 구비하고, 최상위 비트 쟁신 플래그를 나타내는 비트이고, 최상위 비트를 제외한 하위 비트가 상기 발행 주기를 결정하는 것으로서, 상기 갱신 플래그가 유효한 경우, 상기 카운터는 리세트되어, 다음 테이터 전송 요구의 발행 개시 판단 타이밍으로, 상기 갱신 플 래그가 무효인 값으로 리세트되고, 또한 상기 카운터는 제차 상기 최상위 비트를 제외한 하위 비트에 의해서 결정된 상 기 발행 주기를 가운트라도록 하였기 때문에, 프레임 레이트 레지스터 및 카운터의 설정을 자동화할 수 있고, 전송 주기 및 전송을 용이하게 설정 가능하여, 계(F) 설정할 웹요가 없어진다.

본 발명의 제 4 등장에 따른 화상 출력 장치에 의하면, 제 3 특장에 따른 화상 출력 장치에 있어서, 상기 프랙인 레이트 데지스터는 상기 화상 표시 장치로의 화상 출력 주기 내의, 어떤 프랙인에서 데이터 건송 요구를 발행하는 지를 나타내는 건송 주기를 전쟁하고, 상기 데이터 건송 요구 발행부는 통화상 데이터의 전송을 유효로 할 지두 요로 할 지를 결정하는 그래로 합지를 하는 통화상 전송 레지스터와, 그래픽 데이터의 전송을 유효로 할지 부효로 할지를 결정하는 그래픽 전송 레지스터를 구비하며, 상기 시스템 제어부가 상기 프랙인 레이트 레지스터에 제신 플래그를 설정한 경우, 상기 등자 경기 때문에, 표시 화상을 사고 기관 제공 전상에 가능하는 경우 생기 그래픽 레지스터 유효한 경우에만, 각각 대송한 상기 때이터 전송 요구를 발행하도록 했기 때문에, 표시 화상을 바로 정신할 수 있어, 사용자의 조각과 테이터 표시하기까지의 지연이 적어져, 화확하인 있는 영상을 제공할 수 있다.

본 발명의 제 5 독장에 따른 화상 출력 장치에 의하면, 제 4 독장에 따른 화상 출력 장치에 있어서, 상기 데이터 전송 요구 발행부는, 상기 데이터 전송이 유효한 프레임에서는 상기 화상 표시 장치로의 화상 출력 주기 신호충, 수평 동기 신호의 타이멍으로 메(呑) 데이터 전송 요구를 발행하도록 하였기 때문에, 데이터 전송 요구의 발행 개시 타이밍을 푹 변한 타이밍 발생기를 필요로 하지 않으면서도 용이하게 제어할 수 있어, 정기적인 전송 주기로 데이터 전송의 발행 요 구를 제어할 수 있다. 이것은 하드웨어에서의 전송 요구 발행의 실현을 용어하게 하는 것이다.

본 발명의 제 6 폭정에 따른 화상 출력 장치에 의하면, 제 5 폭정에 따른 화상 출력 장치에 있어서, 상기 데이터 전송 요구 발행부는, 상기 프레임 레이트 레시스터에 '정신 플레그가 설정된 경우, 상기 화상 표시 장치로의 화상 출력 주기 신호충, 다음 수직 동기 신호 타이밍에서 '정신 플레그가 유효한 것을 판단하여, 상기 프레임을 전송하기 위한 데이터 전 송 요구를 발행하도록 했기 때문에, 프레임 단위로 데이터 전송 요구의 발행을 판단할 수 있어, 시스템 제어를 용이하고 또한 정확히 제어할 수 있으므로, 그 결과, 화상의 흐트러짐 등이 발생하기 어렵게 된다.

본 방명의 제 7 특징에 따른 화상 출력 장치에 의하면, 화상 테이터를 저장하는 테이터 메모리와 상기 화상 테이터에 대해서 화상 처리를 행하여 표시 화상 테이터를 생성하는 비디오 처리부와, 상기 때이터 메모리와 성기 비디오 처리부사이의 테이터 전송을 계여하는 테이터 전송 계여부와, 상기 표시 화상 테이터를 입시적으로 저장하고, 일권 주무기로 화상 보지 것치로 솔릭하는 솔릭 테이터 지장부와, 장치 전체를 제어하는 시스템 제어부를 무비한 화상 출력 장치로시 참 가 회상 표시 장치로의 화상 출력 주기 신호에 따라 일정 간격으로 얻어되면 신호를 생기 시스템 제어부에 대하여 출력하는 일정 주기 인터템트 방생부를 구비하다, 상기 시스템 제어부는, 상기 인터템트 반경부를 구비하다, 장기 시스템 제어부는, 상기 인터템트 반경부를 구비하다, 장기 네이터 전송을 행할지 여부를 판단하여, 건송해야 할 인터템들 타이빙이라고 판단한 경우, 상기 테이터 전송을 행하기 위한 데 전송 요구를 받해하지 않도록 하였기 때문에, 시스템 제어부에 의해 개발하는 어떠한 국민에 있어서도 전송 패턴을 변경할 수 있고, 특히 시스템 완성후에도 변경할 수 있기 때문에, 자유롭게 프로그래밍할 수 있는 갱신 패턴의 자유도가 증가된다.

본 발명의 제 8 특징에 따른 화상 출력 장치에 의하면, 제 7 특징에 따른 화상 출력 장치에 있어서, 상기 시스템 제어부는 상기 테이터 메모리에 저장되어 있는 동화상 테이터를 전송하기 위한 통화상 전송 요구 및 상기 테이터 메모리에 저장되어 있는 그래픽 테이터를 전송하기 위한 그래픽 전송 요구의 각각을 발행하도록 했기 때문에, 동화상 테이터와 그래픽 테이터를 따로따로 전송 제어할 수 있어, 소비 전력을 저감할 수 있다.

본 발명의 제 10 특징에 따른 화상 출력 장치에 의하면, 제 9 특징에 따른 화상 출력 장치에 있어서, 상기 출력 테이터 저장부는 상기 비디오 처리부의 출력 데이터의 1 라인 분명을 일시적으로 자장하는 라인 버퍼와, 해당 라인 버퍼의 출 력 테이터를 1 프레임 분광 저장하는 프레임 메모리로 이루어짐으로써, 프레임 메모리로의 표시 화상 테이터의 기축 타이밍의 제어가 용이해지고, 또한 하나의 프레임 메모리로 화상의 합성 및 표시를 실현할 수 있으며, 또한 프레임 단위로 프레임 메모리에 저장하기 때문에, 화상의 흐트러짐도 발생되지 않고, 또한 적은 최로로 화상 표시를 실현할 수 있다.

본 발명의 제 11 특정에 따른 화상 출력 장치에 의하면, 제 9 특정에 따른 화상 출력 장치에 있어서, 상기 출력 테이터 저장부는 상기 비디오 처리부의 출력 테이터를 1 프레임 분량 저장하고, 그 저장한 테이터를 1 라인 단위로 순차적으로 출력하는 프레임 메모리와, 해당 프레임 메모리의 출력 테이터를 저장하는 라인 버펴로 이루어짐으로써, 화상 표시 장 치에 표시 화상 테이터를 출력할 때에, 프레임 메모리와 같이 RAS, CAS에 의해 제어할 필요가 없기 때문에, 표시 화상 테이터의 출력 타이팅 제어를 프레임 메모리로부터 직접 실행하는 것보다 용이하다.

본 발명의 제 12 특징에 따른 화상 출력 장치에 의하면, 제 1 특징 또는 제 7 특징에 따른 화상 출력 장치에 있어서, 상 기 비디오 처리부는 상기 테이터 메로리로부터 진충된 동화상 테이터에 대해서 스케일링 처리를 실시하여 표시 동화 대이터를 생용하는 스케일링 처리부와 상기 배이터 메로리로부터 건충된 그래픽 테이터에 대해서 그래픽 생성 처리를 실시하여 표시 그래픽 화상 테이터를 생성하는 그래픽 생성 처리부를 구비하며, 상기 표시 동화상 테이터와 상기 표시 그래픽 화상 테이터 각각을 상기 충력 테이터 저장부에 출력하도록 하였기 때문에, 동화상 테이터와 그래픽 테이터의 처리를 따로따로 제어할 수 있어, 소비 전력을 저감할 수 있다.

본 발명의 제 13 특정에 따른 화상 출력 장치에 의하면, 제 12 특정에 따른 화상 출력 장치에 있어서, 상기 출력 테이터 전장부는 상기 표시 통화상 테이터의 1 라인 분량의 테이터를 일시적으로 자장하는 통화상 라인 버피의, 상기 통화상 타인 버피의 흥명 대이터를 일시적으로 자장하는 등화상 프레임 메모리와, 상기 표기 때픽 화상 테이터의 1 라인 분량의 테이터를 일시적으로 지장하는 그래픽 라인 버피와, 상기 그래픽 라인 버피의 출력 테이터를 일시적으로 지장하는 그래픽 라인 버피와, 상기 그래픽 라인 버피의 출력 테이터를 일시적으로 지장하는 그래픽 프레임 제모리로 이루어지고, 상기 통화는 패레임 메모리의 저장 테이터를 안심하여 상기 화상 표시 장치로 출력하도록 하였기 때문에, 표시 통화상 테이터를 맞춰하여 상기 화상 표시 장치로 출력하도록 하였기 때문에, 표시 통화상 테이터 및 표시 그래픽 프레임 제모리의 자장 대이터를 함상하여 상기 화상 표시 장치로 출력하도록 하였기 때문에, 표시 통화상 테이터를 맞고시 그래픽 화상 테이터를 반조시 살행할 필요가 없기 때문, 쓸데없는 데 이터 전송을 행할 필요가 없어, 소비 전략을 삭잡할 수 있다.

본 발명의 제 14 특징에 따른 화상 출력 장치에 의하면, 제 12 특징에 따른 화상 출력 장치에 있어서, 상기 출력 테이터 저장부는 상기 표시 동화상 테이터를 일시적으로 1 프레임 분량 저장하고, 그 저장한 표시 동화상 테이터를 1 라인 단 유로 순자적으로 울력하는 동화상 프레이 메모리와, 상기 동화상 프레이 메모리의 총력 테이터를 1이 한 등 동화상 라인 버피와, 상기 표시 그래픽 화상 테이터를 일시적으로 1 프레임 분량 저장하고, 그 저장한 표시 그래픽 화상 테이터를 일시적으로 1 프레임 분량 저장하고, 그 저장한 표시 그래픽 화상 테이터를 1 라인 단위로 순취적으로 출력하는 그래픽 프레임 메모리와, 상기 그래픽 프레임 메모리의 총력 테이터를 2 하지 작가 그래픽 프레임 메모리의 총력 테이터를 2 하지 되었다는 그래픽 라인 버피로 이루어지고, 상기 동화상 라인 버피의 저장 테이터와 상기 그래픽 나비 버피의 저장 테이터를 합성 또는 따로따로 상기 화상 표시 장치에 출력하도록 하였기 때문에, 동화상 테이터와 그래픽 테이터 에서 영상 포맷이 서로 상이한 경우에도, 테이터를 개별적으로 표시 라인에 동기시켜 출력할 수 있고, 또한 동일한 표시 그래픽 화상 테이터를 반복하여 충력하는 등 반드시 표시 라인은 당치하지 않는 경우에도, 때 표시 라인을 반드시 프레임 메모리로부터 테이터를 관득할 필요가 없어, 소비 전에를 대폭 착강할 수 있다.

본 발명의 제 15 특정에 따른 화상 출력 장치에 의하면, 제 12 특정에 따른 화상 출력 장치에 있어서, 상기 출력 데이터 저장부는 상기 표시 동화상 태이터를 일시적으로 1 프레일 분양 저장하고, 그 저장한 표시 동화상 태이터를 1 라인 단 위로 순차적으로 출력하는 동화상 프레임 메모리와, 상기 표시 그래픽 화산 테이터를 일반 경장하고, 그 저장한 표시 그래픽 화상 테이터를 1 라인 단위로 순차적으로 출력하는 그래픽 프레임 메모리와, 상기 동화상 프레임 메모리의 출력 테이터와 상기 그래픽 프레임 메모리의 출력 데이터를 합성하고 일시적으로 저장하는 라인 버패로이루어질으로써, 표시 동화상 대리터를 맞고 다 모르는 경험으로써, 표시 동화상 프레임 메모리의 중에 대리를 함성하고 일시적으로 저장하는 라인 버패로이루어질으로써, 표시 동화상 대리를 맞고 다 모르는 경선할 수 있어, 그 결과 쓸데없는 데이터 전송이 위한어질 소비 처럼을 삭감할 수 있다.

본 발명의 제 16 특징에 따른 화상 출력 장치에 의하면, 제 12 특징에 따른 화상 출력 장치에 있어서, 상기 출력 데이터 저장부는 상기 표시 통화상 테이터의 1 라인 분명을 일시적으로 저장하는 통화상 라인 버피워, 상기 통화상 라인 비리 음력 테이터를 일시적으로 기급 한 대학을 위한 자동화 상 판매 기급 하는 한 대학 등 학생 한 대학 기급 하는 학생 대학 대학 생각 기급 하는 학생 대학 대학 생각 기급 대학 분 학생 대학 기급 기급 한 분명을 배하는 그래픽 라인 바로 출력하는 통화상 표계임 메모리와, 상기 표시 그래픽 화상 테이터의 1 라인 분명의 태어리를 입시적으로 자장하고, 그 저장한 표시 그래픽 화상 테이터의 1 라인 단위로 출력하는 표시 그래픽 화상 테이터의 1 라인 단위로 출력하는 크래픽 프레임 메모리와, 상기 동화상 프레임 메모리의 출력 테이터와 상기 그래픽 프레임 메모리의 출력 테이터를 참석하는 과래 프레임 메모리와 상기 등 학생 프레임 가장한 표시 장치로 출력하는 라인 버피 모이 부어점으로써, 표시 통화상 테이터 및 표시 그래픽 데이터를 따르따로 갱신할 수 있고, 또한 각각의 최로 동작을 저강할 수 있기 때문에, 그 결과 쓸데없는 테이터 전송이 없어져, 소비 전력을 삭강할 수 있다.

본 발명의 제 18 특성에 따른 화상 출력 장치에 의하면, 제 1 특정 또는 제 7 특정에 따른 화상 출력 장치에 있어서, 상 기 데이터 전송 혹은 상기 테이터 처리를 행하지 않는 경우, 장치내의 동작 클목을 정지하도록 제어하는 동작 클목 정지 제어부를 구비함으로써, 동화상 데이터 혹은 그래픽 회상 데이터의 테이터 전송에 따라 동화상 데이터 처리제와 그래픽 화상 테이터 처리제의 동작 클목을 따로따로 제어할 수 있어 소비 전력을 대폭 삭감할 수 있다.

본 발명의 제 19 독경에 따른 화상 출력 제어 방법에 의하면, 제 10 특경에 따른 화상 출력 장치로부터 화상 표시 경치로의 화상 테이터의 출력을 제어하는 화상 출력 제어 방법으로서, 경기 화상 표시 경치로의 화상 출력 주기 신호증, 수 행동 기신 전후 등에 통행 동기 신호의 불행경 기간 이외의 기간에, 상기 표시 화상 테이터를 상 가 따면 바퍼로 자장하고, 수평 동기 신호의 불행경 기간 이외의 기간에, 상기 표시 화상 테이터를 생기 표시 파괴로 바타 생기를 제한 제안 이 기간 이외의 기간에, 상기 표시 화상 테이터를 생기 표시 함시 표면로 모두 다 장기 화상 표시 경치로 출력하도록 하게 때문에 무섭 통기 산호의 불병경 기간 이외의 기간에, 상기 표시 화상 테이터를 생기 표면에 대한 대로 다 당시 함시 표시 경치로 출력하도록 제상 이 때문에 수행 통기 산호의 유효 기간을 이용하여 프레임 메모리에 가장해서, 바로 자장한 테이터를 출력하도록 제어하여 프레임 지연을 격게 함과 동시에, 다음 프레임에 있어서의 반복 표시에도 대용할 수 있고, 프레임 메모리에 대한 에서는 경찰도 방지할 수 있어, 시스템 제어가 용이해진다. 또한, 프레임 메모리에 1 프레임 분광의 테이터를 저장하여, 가동 시간을 여기할 수 있어, 실비 전략을 자장하여, 가동 시간을 제기할 수 있어, 실비 전략을 자랑한 수있다.

본 발명의 제 20 특징에 따른 화상 출력 제어 방법에 의하면, 제 11 특징에 따른 화상 출력 장치로부터 화상 표시 장치 로의 화상 테이터의 출력을 제어하는 화상 출력 제어 방법으로서, 상기 화상 표시 장치로의 화상 출력 주기 신호충, 수 평 동기 신호 발행기 이외의 기간에, 상기 표시 화상 테이터를 상기 프레임 메모리에 저장하고, 주쟁 동기 신호 의 불행기 기간에, 상기 표시 화상 테이터를 상기 프레임 메모리로부터 상기 라인 바퍼로 건송하여, 상기 주쟁 동기 신호 의 불행기 기간 이외의 기간에, 상기 표시 화상 테이터를 상기 라인 바퍼로부터 상기 화상 표시 장치로 출력하도록 화셨기 때문에, 수맹 동기 신호 의원이 기간에, 상기 표시 화상 테이터를 생기 라인 바퍼로부터 상기 화상 표시 장치로 출력하도록 하였기 때문에, 수맹 동기 신호의 유효 기간을 이용하여 프레임 메모리에 제장해고, 바로 저장한 데이터를 즐려하도록 제어하여 프레임 지연을 경계 함과 동시에, 다음 프레임에 있어서의 반복 표시에도 대용할 수 있고, 프레임 메모리에 대한 액세스 경합도 방지할 수 있어, 스비 전력을 지갑할 수 있다.

본 발명의 제 21 특정에 따른 화상 출력 제어 방법에 의하면, 제 13 특정에 따른 화상 출력 장치로부터 화상 표시 장치로의 화상 테이터의 출력을 제어하는 화상 출력 제어 방법으로서, 경기 화상 표시 장치로의 화상 출력 주기 신호증, 수명 동기 선호일, 불행정 기간 이외의 기간에, 상기 표시 동화상 태이터 및 상기 표시 고대리 화상 메이터 각각을 상기 등 화상 라인 배괴 및 상기 그래픽 화상 메이터 및 상기 표시 그대리 화상 메이터 각각을 상기 등 화상 라인 배괴 및 상기 그래픽 파와 함에 대한 각각을 상기 동화상 대한 배괴 및 상기 그래픽 파와 변에는 각각을 상기 동화상 대한 배괴 및 상기 그래픽 파와 변에는 각각을 상기 동화상 대한 배괴 및 상기 그래픽 프레임 메모리 전송하며, 상기 수의 동기 신호의 불행정 기간 이외의 기간에, 상기 표시 등화상 테이터 및 상기 표시 그래픽 화상 테이터를 합성하여 상기 화상 표시 장치로 출력하도록 하였기 때문에, 수평 동기 신호의 유효 기간을 이용하여 프레임 메모리에 취상하여, 바로 저장한 테이터를 충격하도록 제어하여 프레임 대전 경제 함화 동시에, 다른 프레임에 있어서의 반복 표시에도 대용할 수 있고, 프레임 메모리에 대한 액세스 경합도 방지할 수 있어, 시스템 제어가 용이해진다. 또, 프레임 메모리에 1 프레임 분량의 테이터를 저장하여 가동 시간을 격게 할 수 있어, 소비 처럼을 제강한 수 있다.

본 발명의 제 22 특정에 따른 화상 출력 제어 방법에 의하면, 제 14 특정에 따른 화상 출력 장치로부터 화상 표시 장치 로의 화상 테이터의 출력을 제어하는 화상 출력 제어 방법으로서, 광기 화상 표시 장치로의 화상 출력 주기 신호증, 수 형 동기 선호의 분행칭 기간 이외의 기간에, 상기 표시 동화상 테이터 및 상기 표시 그래픽 화상 테이터 각각을 상기 등 화상 프레임 메모리 및 상기 그래픽 프레임 메모리로 저장하고, 수평 동기 신호의 불택칭 기간에, 상기 표시 동화상 테 이터 및 상기 표시 그래픽스 화상 테이터 각각을 상기 동화상 프레임 메모리 및 상기 그래픽 프레임 메모리로부터 있는 동화상 라이 바고 및 상기 그래픽 라임 버피로 건송하며, 상기 주병 동기 신호의 불행칭 기간 이외의 기간에, 상기 표시 동화상 데이터 및 상기 표시 그래픽 화상 데이터를 합성 또는 따로따로 상기 화상 표시 장치로 출력하도록 하였기 때문에, 수평 동기 신호의 유효 기간을 이용하여 프레임 메모리에 저장한 데이터를 라인 버피에 출력하도록 제어해서, 비디오 처리부로부터 생성한 라인의 데이터를 다음 라인으로 출력 가능하여, 그 절과 프레임 메모리에 대한 데이터 액세스의 경합도 없어, 프레임 지연을 적게 한 수 있다. 또한, 프레임 메모리에 1 프레임 분량의 데이터를 저장하여 가동 시간을 작게 한 수 있어, 소비 건력을 저장하여 가 동 시간을 수 점계 한 수 있어, 소비 건력을 제상하여 가 당시간 등 점계 한 수 있어, 소비 건력을 제상하여 가 당시간 등 점계 한 수 있어, 소비 건택을 제상한 수 있다.

본 발명의 제 23 특징에 따른 화상 들려 제어 방법에 의하면, 제 15 특징에 따른 화상 출력 작기로부터 화상 표시 장치 로의 화상 하더터의 출력을 제어하는 화상 출력 제어 방법으로서, 것기 화상 표시 장치로의 화상 출력 주기 신호증, 수 평 동기 신호의 분맹킹 기간 이외의 기간에, 상기 표시 동화상 테이터 및 상기 표시 고객택 화상 데이터 각각을 상기 등 화상 프레임에 메모리로 지장하고, 수정 동기 신호의 불맹킹 기간에, 상기 그래픽 프레임에 메모리로 지장하고, 수정 동기 신호의 불맹킹 기간에, 상기 그래픽 프레임에 메모리를 출력 테이터를 합성하여 상기 라인 버피로 전송하며, 상기 수명 등기 신호의 불맹킹 기간 이외의 기간에, 상기 라인 버피의 저장 테이터를 합성하여 상기 라인 버피로 전송하며, 상기 수명 등기 신호의 불맹킹 기간 이외의 기간에, 상기 라인 버피의 저장 테시나를 참기 화상 표시 장치로 출력하는 하였기 때문에, 수평 동기 신호의 유효 기간을 이용하여 프레임에 메모리에 지장해서, 바로 저장한 테이터를 출력하도록 제어하여 프레임 지연을 격게 함과 동시에, 다음 프레임에 있어서의 반복 표시에도 대응할 수 있고, 프레임 메모리에 대한 액세스 경합도 방지할 수 있어, 시스템 레이가 용이해있다. 또한, 프레임 메모리에 1 프레임 분량의 데이터를 저장하여 가동 시간을 점계를 수 있어, 소비 전혀을 저강할 수 있다.

본 발명의 제 25 특징에 따른 화상 출력 제어 방법에 의하면, 제 17 특징에 따른 화상 출력 장치로부터 화상 표시 장치로의 화상 테이터의 출력을 제어하는 화상 출력 제어 방법으로서, 상기 화상 표시 장치로의 화상 출력 주기 신호충, 수 평 동기 신호의 용량칭 기단을 제 1 기간과 제 2 기간으로 나누고, 상기 제 1 기간에서는 상기 제 1 등화상 학인 범계의 저장 테이터 및 상기 제 1 기간에서는 상기 제 2 기간에는 상기 제 2 기간에서는 상기 동화상 프레임 메모리의 저장 테이터 및 상기 그래픽 프레임 메모리로 전송하고, 상기 제 2 기간에서는 상기 통화상 프레임 메모리의 저장 테이터 및 상기 그래픽 프레임 메모리의 자장 테이터 및 상기 제 2 동화상 라인 범제 및 살이 제 2 그래픽 라이터 및 가장 테이터 및 자랑해서, 바로 저장한 테이터를 출력할 수 있어, 그 결과 프레임 지연을 경제 항과 동시에, 다음 프레임에 있어서의 반복 표시에도 대응할 수 있고, 또한, 동화상 프레임 메모리 및 그래픽 프레임 메모리 및 그래픽 변경 이 모리 및 그래픽 는데임 제 기가 용이해진다. 또한, 프레임 메모리 된 분명의 테이터를 저장하여 가동 시간을 작게 할 수 있어, 시스템 제어가 용이해진다. 또한, 프레임 메모리 및 분명의 테이터를 저장하여 가동 시간을 작게 할 수 있어, 스비 전력을 지갑할 수 있다. 또한,

이상 본 발명자에 의해서 이루어진 발명을 상기 실시에에 따라 구체적으로 설명하였지만, 본 발명은 상기 실시에에 한 정되는 것이 아니고, 그 요지를 이탈하지 않는 범위에서 여러 가지로 변경 가능한 것은 물론이다.

(57) 청구의 범위

청구항 1.

화상 테이터를 저장하는 테이터 메모리와, 상기 화상 테이터에 대하여 화상 처리를 행하여 표시 화상 데이터를 생성하는 비디오 처리부와, 상기 테이터 메모리와 상기 비디오 처리부 사이의 테이터 전송을 제어하는 테이터 전송 제어부와, 상기 표시 화상 테이터를 일시적으로 저장하여, 일정 주기로 화상 표시 장치로 출력하는 출력 테이터 저장부와, 장치 전 체를 제어하는 시스템 제어부를 구비한 화상 출력 장치에 있어서,

상기 시스템 제어부가 상기 출력 데이터 저장부에 저장되어 있는 상기 표시 화상 때이터를 갱신하기 위한 갱신을 지시 한 경우에만, 입장 데이터 단위로 상기 데이터 건송을 실행하도록 데이터 전송 요구를 발행하는 데이터 전송 요구 제어 회로를 구비한 것을 독경으로 하는 화상 출력 장치.

청구항 2.

제 1 항에 있어서.

상기 데이터 전송 요구 제어 회로는,

정기적으로 상기 데이터 전송 요구를 발행하는 데이터 전송 요구 발행부와,

상기 데이터 전송 요구의 발행 주기를 결정하는 프레임 레이트 레지스터를 구비하고,

상기 데이터 전송 요구 발행부는,

상기 시스템 제어부에 의해 상기 프레임 레이트 레지스터에 갱신 플레그가 설정된 경우, 상기 프레임 레이트 레지스터에 계신 플레그가 설정된 경우, 상기 프레임 레이트 레지스터에 세점된 상기 발형 주기에 판제없이, 상기 데이터 전송 요구의 발행 개시 판단 타이밍에서, 바로 상기 데이터 전송 요구의 발행 제시 판단 타이밍에서, 바로 상기 데이터 전송 요구의 발행을 제시하는 것을 특징으로 하는 화상 출력 장치.

청구항 3.

제 2 항에 있어서.

상기 프레임 레이트 레지스터는,

상기 데이터 전송 요구의 발행 개시 판단 타이밍마다 카운트하는 카운터를 구비하고, 최상위 비트가 갱신 플래그를 나 타내는 비트이며, 최상위 비트를 제외한 하위 비트가 상기 발행 주기를 결정하는 것으로서,

상기 갱신 플래그가 유효한 경우, 상기 카운터는 리세트되고,

다음 데이터 전송 요구의 발행 개시 판단 타이밍에서, 상기 갱신 플래그는 무효인 값으로 리세트되며, 또한,

상기 카운터는, 다시, 상기 최상위 비트를 제외한 하위 비트에 의해서 결정된 상기 발행 주기를 카운트하는 것을 특징으로 하는 화상 울력 장치.

청구항 4.

제 3 항에 있어서.

삿기 프레임 레이트 레지스터는.

상기 화상 표시 장치로의 화상 출력 주기 중, 어떤 프레임에서 테이터 전송 요구를 발행하는가를 나타내는 전송 주기를 결정하고, 삿기 데이터 전송 요구 밤햇부는.

동화상 데이터의 전송을 유효로 할지 무효로 할지를 결정하는 동화상 전송 레지스터와, 그래픽스 데이터의 전송을 유효 로 할지 무효로 할지를 결정하는 그래픽스 전송 레지스터를 구비하여, 상기 시스템 계어부가 상기 프레임 레이트 레지 스터에 갱신 플레그를 설정한 경우, 상기 동화상 레지스터 또는 상기 그래픽스 레지스터가 유효한 경우에만, 각각에 대 용하는 사기 데이터 전송 요구를 발행하는 것을 특정으로 하는 화상 출력 장치.

청구항 5.

제 4 항에 있어서.

상기 데이터 전송 요구 발행부는.

상기 데이터 전송이 유효한 프레임에서는, 상기 화상 표시 장치로의 화상 출력 주기 신호 중, 수평 동기 신호의 타이밍 에서 매(銀) 라인 데이터 전송 요구를 발행하는 것을 특징으로 하는 화상 출력 장치.

청구항 6.

제 5 항에 있어서.

상기 데이터 전송 요구 발행부는.

상기 프레임 레이트 레지스터에 갱신 플래그가 설정된 경우, 상기 화상 표시 창최로의 화상 출력 주기 신호 중, 다음 수 직 동기 신호 타이밍에서 갱신 플래그가 유효한 것을 판단하여, 상기 프레임을 전송하기 위한 데이터 전송 요구를 발행 하는 것을 묶진으로 하는 화상 출력 차치.

청구항 7.

화상 데이터를 저장하는 데이터 메모리와, 상기 화상 데이터에 대하여 화상 처리를 하여 표시 화상 데이터를 생성하는 비디오 처리부와, 상기 데이터 메모리와 상기 비디오 처리부 사이의 데이터 전송을 제어하는 데이터 전송 제어부와, 상 기 표시 화상 데이터를 일시적으로 저장하여 일정 주기로 화상 표시 장치로 출력하는 출력 데이터 저장부와, 장치 전체 통 제어하는 시스템 제어부를 구비한 화상 총력 장치에 있어서.

상기 화상 표시 장치로의 화상 출력 주기 신호에 따라서 일정 간격으로 인터럽트 신호를 상기 시스템 제어부에 대하여 출력하는 일정 주기 인터럽트 발생부를 구비하고,

상기 시스템 제어부는.

상기 인터럽트 신호의 입력에 의해 상기 데이터 전송을 하는지 여부를 판단하고, 전송해야 할 인터럽트 타이밍이라고 판단한 경우에는 상기 데이터 전송을 하기 위한 데이터 전송 요구를 상기 데이터 전송 제어부로 발행하고, 전송해야 할 인터럽트 타이밍이 아니라고 판단한 경우에는 상기 데이터 전송 요구를 발행하지 않는 것을 득징으로 하는 화상 출력 장치

청구항 8

제 7 항에 있어서.

상기 시스템 제어부는,

상기 데이터 메모리에 저장되어 있는 동화상 데이터를 전송하기 위한 동화상 전송 요구 및 상기 데이터 메모리에 저장 되어 있는 그래픽스 데이터를 전송하기 위한 그래픽스 전송 요구 각각을 발행하는 것을 특징으로 하는 화상 출력 장치. 청구항 9.

제 1 항에 있어서.

상기 비디오 처리부는,

상기 데이터 메모리로부터 전송된 동화상 테이터에 대하여 스케일링 처리를 실시하여 표시 동화상 테이터를 생성하는 스케익링 처리부와

상기 테이터 메모리로부터 전송된 그래픽스 테이터에 대하여 그래픽스 생성 처리를 실시하여 표시 그래픽스 화상 테이터를 생성하는 그래픽스 생성 처리부를 구비하고, 상기 표시 통화상 테이터와 상기 표시 그래픽스 화상 테이터를 합성 하여 울려하는 것을 특징으로 화상 출력 장치

청구항 10.

제 9 항에 있어서.

사기 출력 데이터 저장부는.

상기 비디오 처리부의 출력 테이터 1 라인 분량을 일시적으로 저장하는 라인 버패와,

그 라인 버피의 출력 테이터를 1 프레임 분량 저장하는 프레임 메모리로 이루어지는 것을 특징으로 하는 화상 출력 장 치.

청구항 11.

제 9 항에 있어서

삿기 출력 데이터 저장부는

상기 비디오 처리부의 출력 데이터 1 프레임 분량을 저장하여 그 저장한 데이터를 1 라인 단위로 순차 출력하는 프레임 메모리와.

그 프레임 메모리의 출력 테이터를 저장하는 라인 버퍼로 이루어지는 것을 특징으로 하는 화상 출력 장치.

청구항 12.

제 1 또는 7 항에 있어서.

사기 비디 오 처리부는

상기 데이터 메모리로부터 전송된 통화상 테이터에 대하여 스케일링 처리를 실시하여 표시 통화상 데이터를 생성하는 스케일링 처리부와,

상기 데이터 메모리로부터 전송된 그래픽스 데이터에 대하여 그래픽스 생성 처리를 실시하여 표시 그래픽스 화상 데이터를 생성하는 그래픽스 생성 처리부를 구비하되.

상기 표시 동화상 테이터와 상기 표시 그래픽스 화상 테이터 각각을, 상기 출력 테이터 저장부로 출력하는 것을 특징으로 하는 화상 출력 장치.

청구항 13.

제 12 항에 있어서.

상기 출력 데이터 저장부는,

상기 표시 동화상 데이터 1 라인 분량의 데이터를 일시적으로 저장하는 동화상 라인 버퍼와,

상기 동화상 라인 버퍼의 출력 데이터 1 프레임 분량을 일시적으로 저장하는 동화상 프레임 메모리와,

삿기 표시 그래픽스 화상 테이터 1 라인 분량의 테이터를 일시적으로 저장하는 그래픽스 라인 버퍼와,

상기 그래픽스 라인 버퍼의 출력 데이터 1 프레임 분량을 일시적으로 저장하는 그래픽스 프레임 메모리로 이루어져.

상기 동화상 프레임 메모리의 저장 테이터와 상기 그래픽스 프레임 메모리의 저장 테이터를 합성하여 상기 화상 표시 장치로 총력하는 것을 폭장으로 하는 화상 출력 장치.

청구항 14.

제 12 항에 있어서.

삿기 출력 데이터 저장부는,

상기 표시 동화상 데이터 1 프레임 분량을 일시적으로 저장하여 그 저장한 표시 동화상 데이터를 1 라인 단위로 순차 출력하는 동화상 프레임 메모리와,

상기 동화상 프레임 메모리의 출력 데이터를 일시적으로 저장하는 동화상 라인 버퍼와,

상기 표시 그래픽스 화상 테이터 1 프레임 분량을 일시적으로 저장하여 그 저장한 표시 그래픽스 화상 테이터를 1 라인 단위로 순차 출터하는 그래픽스 프레임 메모리와,

상기 그래픽스 프레임 메모리의 출력 데이터를 일시적으로 저장하는 그래픽스 라인 버퍼로 이루어져,

상기 동화상 라인 버피의 저장 데이터와 상기 그래픽스 라인 버피의 저장 데이터를, 합성 또는 개별적으로 상기 화상 표 시 장치로 출력하는 것을 특징으로 하는 화상 출력 장치.

첫구항 15.

제 12 항에 있어서

상기 출력 데이터 저장부는,

상기 표시 동화상 데이터 1 프레임 분량을 일시적으로 저장하여 그 저장한 표시 동화상 데이터를 1 라인 단위로 순차 출력하는 동화상 프레임 메모리와,

상기 표시 그래픽스 화상 데이터 I 프레임 분량을 일시적으로 저장하여, 그 저장한 표시 그래픽스 화상 데이터를 1 라 인 단위로 순자 출력하는 그래픽스 프레임 메모리와,

상기 동화상 프레임 메모리의 출력 테이터와 상기 그래픽스 프레임 메모리의 출력 테이터를 합성하여 일시적으로 저장 하는 라이 바페로 이루어지는 것을 특징으로 하는 화상 출력 장치. 청구항 16.

제 12 항에 있어서.

삿기 축력 데이터 저장부는.

상기 표시 동화상 데이터의 1 라인 분량을 일시적으로 저장하는 동화상 라인 버피와,

상기 동화상 라인 버피의 출력 데이터 1 프레임 분량을 일시적으로 저장하여, 그 저장한 표시 동화상 데이터를 1 라인 다위로 출력하는 동화상 프레임 메모리와.

상기 표시 그래픽스 화상 데이터 1 라인 분량의 데이터를 일시적으로 저장하는 그래픽스 라인 버퍼와,

상기 그래픽스 라인 버퍼의 출력 데이터 1 프레임 분량을 일시적으로 저장하여, 그 저장한 표시 그래픽스 화상 데이터 등 1 라인 단위로 출력하는 그래픽스 프레임 메모리와,

상기 동화상 프레임 메모리의 출력 데이터와 상기 그래픽스 프레임 메모리의 출력 데이터를 합성하여 표시 화상 데이터 로서 임시격으로 저장하여, 상기 화상 표시 장치로 출력하는 라인 버페로 이루어지는 것을 특징으로 하는 화상 출력 장 청

청구항 17.

제 12 항에 있어서.

상기 출력 데이터 저장부는,

상기 표시 동화상 데이터의 1 라인 분량을 일시적으로 저장하는 제 1 동화상 라인 버퍼와,

상기 제 1 동화상 라인 버패의 출력 데이터 1 프레임 분량을 일시적으로 저장하여, 그 저장한 표시 동화상 데이터를 1 라인 다위로 수차 출력하는 동화상 프레임 메모리와,

삿기 돗화상 프레임 메모리의 출력 데이터를 일시적으로 저장하는 제 2 동화상 라인 버퍼와.

삿기 표시 그래픽스 화상 데이터 1 라인 분량을 일시적으로 저장하는 제 1 그래픽스 라인 버퍼와,

상기 제 1 그래픽스 라인 버퍼의 출력 데이터 1 프레임 분량을 일시적으로 저장하여, 그 저장한 표시 그래픽스 화상 데 이터를 1 라인 단위로 순차 출력하는 그래픽스 프레임 메모리와,

상기 그래픽스 프레임 메모리의 출력 데이터를 일시적으로 저장하는 제 2 그래픽스 라인 버퍼로 이루어져.

상기 제 2 동화상 라인 버피의 저장 데이터 및 상기 제 2 그래픽스 라인 버피의 저장 데이터를 합성하여 상기 화상 표 시 장치로 출력하는 것을 특징으로 하는 화상 출력 장치.

첫구항 18.

제 1 또는 7 항에 있어서.

상기 데이터 전송 또는 상기 데이터 처리를 하지 않는 경우, 장치 내의 동작 클릭을 정지하도록 제어하는 동작 클릭 정 지 제어부를 구비한 것을 특징으로 하는 화상 출력 장치. 첫구항 19.

청구항 10에 기재된 화상 출력 장치로부터 화상 표시 장치로의 화상 데이터의 출력을 제어하는 화상 출력 제어 방법에 있어서

상기 화상 표시 장치로의 화상 출력 주기 신호 중 수평 동기 신호의 불랭킹 기간 이외의 기간에 상기 표시 화상 테이터 를 사기 라의 버텨로 저장하는 단계와

수평 동기 신호의 불행킹 기간에 상기 표시 화상 데이터를 상기 라인 버퍼로부터 상기 프레임 메모리로 전송하는 단계 와

상기 수평 동기 신호의 불랭킹 기간 이외의 기간에 상기 표시 화상 데이터를 상기 프레임 메모리로부터 상기 화상 표시 장치로 출력하는 단계

를 포함하는 것을 특징으로 하는 화상 출력 제어 방법.

청구항 20.

청구항 11에 기재된 화상 출력 장치로부터 화상 표시 장치로의 화상 데이터의 출력을 제어하는 화상 출력 제어 방법에 있어서.

상기 화상 표시 장치로의 화상 출력 주기 신호 중 수평 동기 신호의 불랭킹 기간 이외의 기간에 상기 표시 화상 데이터 를 상기 프레임 메모리에 저장하는 단계와.

수평 동기 신호의 불행킹 기간에 상기 표시 화상 데이터를 상기 프레임 메모리로부터 상기 라인 버피로 전송하는 단계 와

상기 수평 동기 신호의 불맹킹 기간 이외의 기간에 상기 표시 화상 테이터를 상기 라인 버퍼로부터 상기 화상 표시 장치 로 출력하는 단계

를 포한하는 것을 틀짓으로 하는 화상 출력 제어 방법.

청구항 21.

청구항 13에 기재된 화상 출력 장치로부터 화상 표시 장치로의 화상 테이터의 출력을 제어하는 화상 출력 제어 방법에 있어서.

상기 화상 표시 장치로의 화상 출력 주기 선호 중 수평 동기 선호의 불랭킹 기간 이외의 기간에, 상기 표시 동화상 테이터 및 상기 표시 그래픽스 화상 테이터 각각을, 상기 동화상 라인 버피 및 상기 그래픽스 라인 버피에 저장하는 단계와,

수평 등기 신호의 블랭킹 기간에, 상기 표시 등화상 테이터 및 상기 표시 그래픽스 화상 테이터 각각을, 상기 동화상 타 인 버퍼 및 상기 그래픽스 라인 버퍼로부터 상기 동화상 프레임 메모리 및 상기 그래픽스 프레임 메모리로 전송하는 단 제와.

상기 수평 동기 신호의 블랭킹 기간 이외의 기간에, 상기 표시 동화상 테이터 및 상기 표시 그래픽스 화상 테이터를 합 성하여 상기 화상 표시 장치로 출력하는 단계

를 포함하는 것을 특징으로 하는 화상 출력 제어 방법.

청구항 22.

청구항 14에 기재된 화상 출력 장치로부터 화상 표시 장치로의 화상 테이터의 출력을 제어하는 화상 출력 제어 방법에 있어서

상기 회상 표시 장치로의 화상 출력 주기 신호 중 수평 동기 신호의 불행킹 기간 이외의 기간에, 상기 표시 통화상 테이터 및 상기 표시 그래픽스 화상 테이터 각각을, 상기 통화상 프레임 메모리 및 상기 그래픽스 프레임 메모리에 저장하는 단계와.

수평 동기 신호의 불행킹 기간에, 상기 표시 동화상 테이터 및 상기 표시 그래픽스 화상 테이터 각각을, 상기 동화상 프 레일 메모리 및 상기 그래픽스 프레임 메모리모부터 상기 동화상 라인 바페 및 상기 그래픽스 라인 바페로 천송하는 단 제와

상기 수평 동기 신호의 불행킹 기간 이외의 기간에, 상기 표시 동화상 데이터 및 상기 표시 그래픽스 화상 데이터를 합 성 또는 개별적으로 산기 화상 표시 장치로 출력하는 단계

를 포함하는 것을 특징으로 하는 화상 출력 제어 방법.

청구항 23.

청구항 15에 기재된 화상 출력 장치로부터 화상 표시 장치로의 화상 테이터의 출력을 제어하는 화상 출력 제어 방법에 있어서.

상기 화상 표시 장치로의 화상 출력 주기 신호 중 수팽 동기 선호의 불맹킹 기간 이외의 기간에, 상기 표시 동화상 데이 터 및 상기 표시 그래픽스 화상 테이터 각각을, 상기 동화상 프레임 메모리 및 상기 그래픽스 프레임 메모리로 저장하는 단계와.

수평 동기 신호의 불랭킹 기간에, 상기 동화상 프레임 메모리의 출력 테이터와 상기 그래픽스 프레임 메모리의 출력 테 이터를 합성하여 상기 라인 버퍼로 전송하는 단계와.

상기 수평 동기 신호의 불행킹 기간 이외의 기간에, 상기 라인 버퍼의 저장 데이터를 상기 화상 표시 장치로 출력하는 단계

를 포함하는 것을 특징으로 하는 화상 출력 제어 방법.

청구항 24.

청구항 16에 기계된 화상 출력 장치로부터 화상 표시 장치로의 화상 테이터 출력을 제어하는 화상 출력 제어 방법에 있어서

상기 화상 표시 장치로의 화상 출력 주기 신호 중 수평 동기 신호의 불행킹 기간을 제 1 기간과 제 2 기간으로 나누는 단계와

상기 제 1 기간에서는, 상기 동화상 라인 버피의 저장 데이터 및 상기 그래픽스 라인 버퍼의 저장 데이터 각각을, 상기 동화상 프레임 메모리 및 상기 그래픽스 프레임 메모리로 전송하는 단계와,

상기 제 2 기간에서는, 상기 동화상 프레임 메모리의 출력 데이터와 상기 그래픽스 프레임 메모리의 출력 데이터를 합 성하여, 상기 라인 버퍼로 전송하는 단계

를 포함하는 것을 특징으로 하는 화상 출력 제어 방법.

청구항 25.

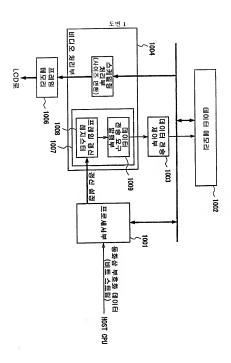
청구항 17에 기재된 화상 출력 장치로부터 화상 표시 장치로의 화상 테이터의 출력을 제어하는 화상 출력 제어 방법에 있어서.

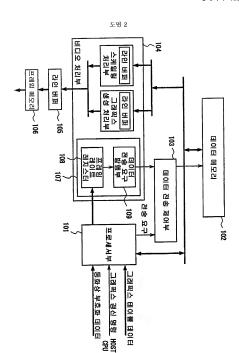
상기 화상 표시 정치로의 화상 출력 주기 신호 중 수평 동기 신호의 블랭킹 기간을 제 1 기간과 제 2 기간으로 나누는 단계와

상기 제 1 기간에서는, 상기 제 1 동화상 라인 버피의 저장 데이터 및 상기 제 1 그래픽스 라인 버피의 저장 데이터 각 각을, 상기 동화상 프레임 메모리 및 상기 그래픽스 프레임 메모리로 전송하는 단계와,

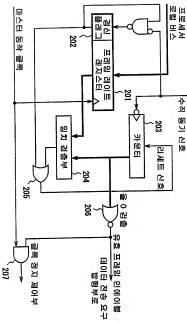
상기 제 2 기간에서는, 상기 동화상 프레임 메모리의 저장 테이터 및 상기 그래픽스 프레임 메모리의 저장 테이터 각각 을, 상기 제 2 동화상 라인 버펴 및 상기 제 2 그래픽스 라인 버퍼로 전송하는 단계

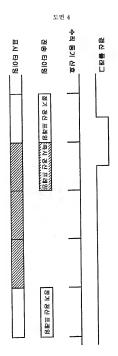
를 포함하는 것을 특징으로 하는 화상 출력 제어 방법.

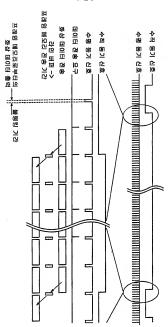


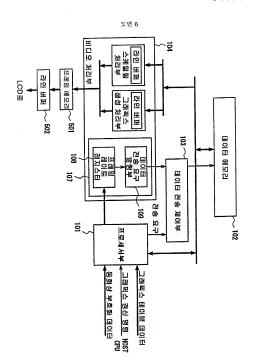




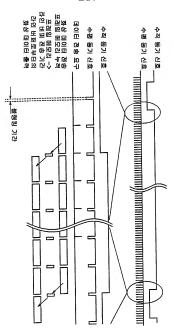


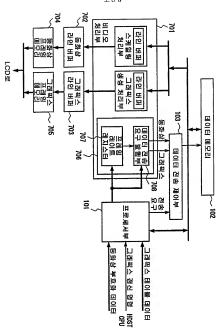


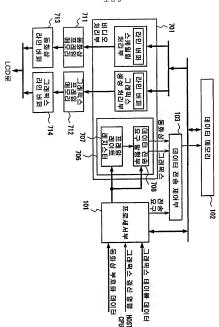


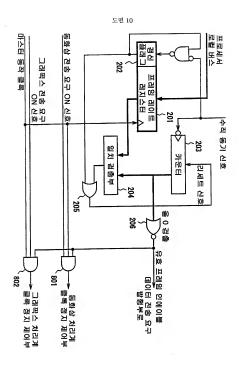


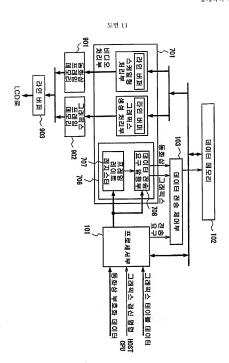
도면 7



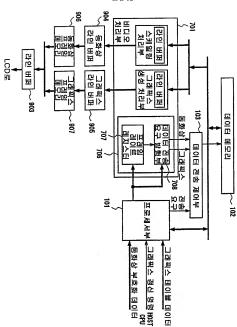




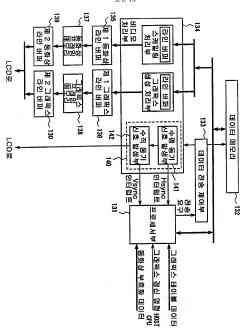


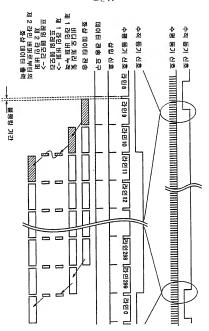


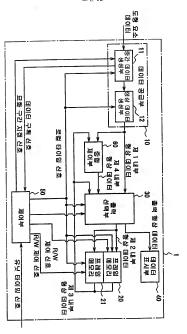
도면 12

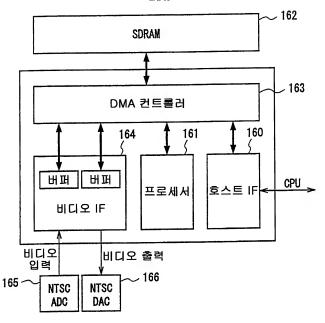


도면 13

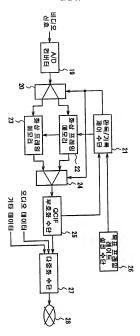








도면 17



프 HU122 - UHE - UHE

다중화 수단